特集 パワーデバイス熱抵抗 θ JC の抽出手法の検証* Verification of the Method to Determine Thermal Resistance Junction to Case of Power Devices 篠田卓也 井上鑑孝 伊藤哲也

Noritaka INOUE

Thermal simulation becomes conventional in thermal design for all electronic devices including automotive electronic control unit (ECU) and highly quantitative accuracy is demanded nowadays. The thermal resistance of junctionto-case (θ Jc) is a key factor to predict temperature rise by self-heating or heat receiving precisely with thermal simulation, but it is difficult to obtain the quantity of thermal resistance directly due to several reasons such as industrial secrets. So it is valuable to establish highly reliable measurement method of θ Jc and standardize it. We previously developed novel measurement method which is based on the method standardized by JEDEC. In this report, we show the procedure to convert measured θ Jc into a thermal circuit model for thermal simulation. The accuracy of the thermal circuit model is demonstrated with thermal-fluid analysis by comparing full 3D simulation as a reference and thermal circuit + 3D simulation.

Key words : Thermal resistance, Heat transfer design, Semiconductor device, Transient interface dual interface test method, Structure function, JEDEC, Knick

1. まえがき

現在,車両制御コンピュータは省燃費や安全性によ る要求により,車両制御の高機能化や車両搭載制約か らのサイズ小型化が進んでいる.すなわち発熱量・発 熱密度増加による熱の問題への対応が求められてお り,筐体や回路だけではなく,熱源でもある半導体デ バイスに対する熱設計も必須となっている.

Takuva SHINODA

しかし,実製品,実駆動の半導体デバイスにおいて ジャンクション温度を測定することは困難であり,多 くは熱電対で測定できるケース温度に対する上昇分を 電力とジャンクション-ケース間熱抵抗 *θ sc*から算出 している.この*θ sc*は半導体メーカより提供されるが, 測定に関わる誤差により過大なマージンが上乗せされ ていることがある.

そこで我々は、米国のJEDEC半導体技術協会によっ て2010年11月にJESD51-14¹⁾として規格化された Transient Dual Interface Test Method (以下TDI法) に着 目し、"半導体デバイス熱抵抗 θ_{JC} の国際標準規格に対 する提案"²⁾によってTDI法を補完し得る新たな2つの θ_{JC} 抽出手法を確立した.これによりTDI法の信頼度 を向上することができた.以下に2つの手法を示す.

①素子の納入仕様書から入手できる形状および材料 情報,文献値から得られる物性値を基に熱容量を

*2015年8月17日 原稿受理

算出し,構造関数から熱抵抗を読み取る.

Tetsuya ITO

②構造関数の変化点(クニック)により読み取る.

本稿は、TDI法および提案手法により抽出された θ_x の精度検証について述べたものである.またその検証 には、測定により得られた構造関数から記述した熱回 路網モデルを用いており、提案手法の精度検証だけで はなく、測定して得られた実測データの数値解析への 活用事例を示している.

この提案手法および活用方法は,車両制御用コンピ ユータを含む,半導体を使用するすべての電子機器の 熱設計において有用である.

以下では,2章 検証手法,3章 検証結果,4章 本研究のまとめを述べる.

2. *θ*_Jc 抽出手法の精度検証

2.1 構造関数 2)

最初に、構造関数について簡単に説明する.構造関 数とはジャンクションから環境までの放熱経路を熱抵 抗と熱容量で表現した関数である.構造関数を構成す る熱抵抗と熱容量は、過渡熱抵抗をFig.1に示すCauer 型のRC熱回路網に変換することにより得られる.こ のラダー状のRC熱回路網モデルは理想的なHeat sinkに 取り付けられた断熱側面を持つ連続した直方体の物理 モデルと対応する.

2.2 精度検証の手法

我々はTDI法を補完するためθ_icを抽出する以下2手 法:1.半導体デバイスの熱容量を算出し,構造関数か らその熱容量における熱抵抗を読み取る,2構造関数 のクニックから読み取る,を提案した.しかし各手法 の相対的な検証は実施できたが,精度に関する検証は 不十分であり,追加検証が必要であった.

そこで数値解析を用いて精度検証を実施する.数値 解析は半導体デバイスの情報を、出来栄えに依存しな い形状、測定誤差を含まない物性値、更に実物では見 ることができない熱流束まで把握することができ,試 験では再現が難しい接触界面の熱抵抗を任意に固定し 検証することができる.

検証の手順は,

- 半導体デバイスを詳細に再現したモデル(以下, Detail model) にて,TDI法のDry条件とWet条件の ジャンクション温度を計算する.
- TDI法と、半導体デバイスモデルの熱容量、そして 構造関数のクニックからθxcを抽出する.

- 各 θ sc ま で の 構造関数を 熱回路網モデル(以下, TDI model, Thermal capacity model, Knick model) で 記述し, Detail modelと置き換えてジャンクション 温度を計算する.
- ジャンクション温度結果をDetail model (手順1) と 熱回路網モデル (手順3) で比較し精度を検証す る.

2.3 環境条件

検証に用いた数値解析ツールはFloTHERM³⁾であり, ジャンクション温度の構造関数への変換ツールは T3Ster-Master⁴⁾である.検証に用いたモデルをFig. 2 に示す. Detail modelは接触熱抵抗を介してCold plate に設置されている.境界条件は35℃の開境界で,Cold plateの下面は35℃に拘束している.ここで実際の半導 体デバイスに近づけるため,発熱エリアはChipに対し て小さく設定(約80%)し,ジャンクション温度は Chip表面に均等に配置したMonitor pointの平均値を用 いる.また熱伝導率,密度,比熱の設定値をTable 1 に示す.





Fig. 2 CFD analysis model used for validation

Table 1 Set value of the analysis model

	Mold resin	Lead frame	Chip	Cold plate
Conductivity[%/(n · K)]	1.05	301.5	117.5	385
Density[kg/m ²]	1930	8850	2330	8980
Specific Heat[J/(kg・ K}]	849	366	700	385

2.4 各 θ Jc 抽出手法による熱回路網モデル

各手法により抽出した *θxc*を検証するための熱回路 網モデルとそのトポロジーを**Fig.3**に示す.構造関数 から各抽出手法で得られた *θxc*までの熱抵抗と熱容量 を用いて,熱回路網モデル作成する.但しTDI法の測 定対象はジャンクションからパッケージケースの一面 へ一次元的な伝熱経路を有する半導体デバイスとして いるため,Junction NodeとTop Nodeの間に定義されて いる熱抵抗Rtopは不明である.そこでパッケージケー ス上面への放熱は無視できるほど小さいと考え,100 K/Wと仮定する.また熱回路網モデルの形状はDetail modelと同じ高さとし,設置面積は主放熱面と考えら れるLead frameと同面積の正方形とする.

3. *θ Jc* 抽出手法の検証結果

3.1 各抽出手法による θ Jc の結果

Detail modelの数値解析により得られたWet条件と Dry条件の結果から,TDI法,熱容量による読み取り, クニックによる読み取りを実施した θ sc抽出結果を以 下に示す.

3.1.1 TDI model

Fig. 4にDetail modelの数値解析の結果より得られた 構造関数を示す. Wet条件とDry条件の分岐点をT3Ster-Masterを用いて θ_{JC} を算出すると、0.32 K/Wとなる. TDI法の定義に従い、過渡熱抵抗で θ_{JC} を算出した場 合、本モデルでは0.32 K/Wで一致している.



Fig. 3 RC network model and the topology



Fig. 4 Structure function of the detail model



Fig. 5 Cross section of the heat flux distribution along the Z direction

3.1.2 Thermal capacity model

Thermal capacity modelのための熱容量を算出する. ジャンクションの放熱に寄与する部位であるChipと Lead frameの熱容量を算出するが, Fig. 5に示すDetail modelのZ方向の断面熱流束分布より, Lead frameの上 面端部は放熱に寄与していないことがわかる.そこで, 熱容量の算出に用いるLead frameの体積はChipから45 度の角度で下面へ広がる四角錐台として計算する. Table 2にChipと四角錐台におけるLead frameの熱容量 を示す.算出した熱容量0.13 J/Kを用いてFig. 4の構造 関数から*θ_scl*u0.38 K/Wと読み取れる.

3.1.3 Knick model

クニックを明確にするため, Fig. 6に微分構造関数 を示す. 読み取りに用いる構造関数はWet条件にパッ ケージケース面を示すクニックが明確に見られないた め, Dry条件とする. *θ*_{JC}は0.28 K/Wから0.42 K/Wの範 囲と読み取れる.

3.2 検証結果

各手法で抽出した θ_{Jc} による熱回路網モデルを用いた数値解析を実施し,得られたジャンクション温度の結果を**Fig.7**に示す. Detail modelに最も一致したのは, Thermal capacity modelで環境温度35℃からの温度上昇で比較すると約0.2%の乖離である. 次点は,TDI modelで約-3.5%の乖離である. Knick modelは,前記二つのモデルを内包し約-5.9%から約2.6%の乖離である.

この結果は実測における検証と同一の傾向を示して いる.また一見してThermal capacity modelの精度が高 いが,数値解析であるため熱容量を正確に算出できた ことに注意する必要がある.

またKnick modelにおいては,前述したようにWet条 件のように接触熱抵抗が小さい場合,パッケージケー ス面を表すクニックは読み取れない.これはLead frameとCold plateの熱特性が似ているためと考えられ る.従ってDry条件のように大きな接触熱抵抗を設け る必要がある.そこで接触熱抵抗の影響を確認するた



Fig. 7 Junction temperature of the RC network model by each extracting method

Table 2 Thermal capacity

	Chip	Lead frame	Total
Density [kg/m ³]	2330	8850	
Volume [m ²]	3.36×10 ⁻⁹	3.86×10 ⁻⁸	
Specific heat []/(kg •	700	365	
K)]			
Thermal capacity [J/K]	0.00548	0.125	0.130

め, Fig. 8に接触熱抵抗を変化させた場合の微分構造 関数を示す.接触熱抵抗が大きくなるにつれ,読み取 り範囲の最大値も大きくなることがわかる.

TDI modelは、Detail modelに対して小さい結果となっ ているが、クニックによる読み取りと同様に、Fig. 9に 示すよう接触熱抵抗が大きくなるにつれ、Wet条件と 各Dry条件の過渡熱抵抗(TDI法の定義より構造関数の 分岐点より大きい値を示したため採用)の分岐点は大 きくなり、*θ*.*c*はDetail modelに近づく.

実測における精度を向上させるためには,熱容量からの読み取りにおいては放熱経路の適切な予測,TDI 法とクニックによる読み取りにおいては,Dry条件の 定義が必要である.但し最も精度が高い各部位の熱容 量から読み取る抽出手法は,半導体デバイスのChipサ イズや正確な物性値情報を要するため,ユーザーには 不向きであると言える.また当然Detail modelの情報は 更に入手が困難である.故に,ユーザーによる熱設計 においてはTDI法をTyp.(代表値)とし,クニックに よる読み取り値の最大値を最悪値として扱うことが可 能である.

4. むすび

TDI法, 熱容量からの読み取りまたはクニックによ る読み取りのどれも乖離量は小さい *θ*_{IC}の測定および 抽出手法であることが確認できた.また構造関数から 熱回路網モデルを作成して数値解析に適用できること が確認できた.これにより,精度が高く可視化された 熱設計が可能となり,適正なマージンで製品設計がで きる.また,半導体メーカとそのユーザーで*θ*_{IC}の測 定手法を統一することと,半導体デバイスの熱特性を 熱回路網により記述することが業界標準となることが 望まれる.

<参考文献>

 JESD51-14, "Transient Dual Interface Test Method for the Measurement of the Thermal Resistance Junction to Case of Semiconductor Devices with Heat Flow Trough a Single Path", (November 2010)



Fig. 8 Differential structure function change with thermal contact resistance



Fig. 9 Separation point of TDI by T3Ster-Master

- Takuya, S. and Noritaka, I., Tetsuya, I. "Proposal to International Standard of Thermal Resistance Junction to Case (θ Jc) of Semiconductor Devices", Thermal Science & Engineering, Vol.23 No.1 (2015), p.1-4
- 3) FloTHERM® Version fth10.1
- 4) T3Ster®-Master Version T3M 2.2



篠田 卓也
 (しのだ たくや)
 技術開発センター
 DP-EDA改革室
 電子設計のフロントロー
 ディング開発に従事



<著 者>

井上 鑑孝
(いのうえ のりたか)
先端研究部
生体分子のシミュレーション
技術開発に従事



伊藤 哲也
 (いとう てつや)
 株式会社エクシード
 電子制御機器の熱流体解析に
 従事

評価・解析