

# 車載用 SiC パワーデバイスの開発動向

## Trend of R&D of SiC Power Devices for Automotive Applications

鶴田 和弘

Kazuhiro TSURUTA

The superior properties of silicon carbide (SiC) power semiconductor devices over those of silicon (Si) devices are expected to save energy in hybrid electric vehicles (HEV) and electric vehicles (EV). Using SiC devices in HEVs and EVs enables reductions in power loss, power control unit size, weight, and the cost of power control units. The initial characteristics of the current SiC power devices have sufficiently satisfied the requirements of power control units in HEVs and EVs, and SiC devices have demonstrated superior properties. We expect breakthroughs in the commercial use of SiC power devices in HEV/EV to result in improved reliability and lower costs of large-size chips (200 Ampere class).

Key words :

*SiC, MOSFET, Inverter, Power Device*

### はじめに

地球温暖化対策として CO<sub>2</sub> 排出規制が年々厳しくなる中、自動車の電動化が、急速に進んでおり、ハイブリッド電気自動車 (HV)、プラグインハイブリッド電気自動車 (PHV)、電気自動車 (EV) など環境対応車の普及が加速している。次世代 HV・PHV・EV の更なる普及のため、より小型・低コストで高効率な電動システムの開発が進められており、その中でインバータユニットにおいては、更なる損失低減の手段として、高電圧でも低損失な MOSFET 実現可能な SiC (炭化珪素) の適用が期待されている。100kW 前後の出力が要求される自動車分野では耐圧 600 ~ 1200V、定格電流が 100 ~ 400A の大容量のパワーデバイスが要求されるが、既に研究開発の試作品では初期特性として十分な性能の MOSFET や SBD (ショットキーバリアダイオード) が実現できており、市販の HV のインバータシステムに適用した実験も開始され、燃費向上効果も確認されている<sup>1)</sup>。また、一部の燃料電池車 (FCV) の昇圧コンバータでは市販車両への搭載が始

まった<sup>2) 3)</sup>。

今後の SiC の車載実用化が更に進むための課題は、車載システムに要求される信頼性確保とコスト低減である。自動車では負荷変動が大きく、過電流、過電圧が発生する恐れがあるが、SiC パワーデバイスでスイッチング損失低減するためスイッチング速度を上げると、より大きなサージ電圧や、リングングが発生し、デバイスの誤動作や破壊の危険性が増す。その対策としては、システムとしてのデバイスの保護機能の確保や高速スイッチングに対応したパッケージング技術の開発も不可欠となる。また長期信頼性においては、自動車のように過酷な環境で、負荷変動を規定できない動作を要求されるものに対して、特性変動せず長期間の寿命を保証できるか、偶発故障を排除できるかは、結晶欠陥の影響を含めて十分な評価解析が必要と考えられる。

また SiC ウエハの口径は  $\phi$  6 インチが実現され、 $\phi$  6 インチ SiC 対応の量産装置も開発され、SiC デバイスの生産と同様に自動化ラインで安く大量に生産できる可能性が出てきたが、SiC パワーデバイスのコストは

Si パワー素子に比べるとまだ何倍も高く、更なるコストダウンが進まない自動車への普及は進まない。

ここでは、デンソーにおける開発事例を中心に SiC パワーデバイスの車載実用化を目指した開発の動向を述べる。

## 1. 車載用 SiC パワーデバイス開発の現状

Fig. 1 はデンソーにおけるトレンチ型 SiC-MOSFET (5mm × 5mm) の開発サンプル事例である。規格化オン抵抗は  $3.5\text{m}\Omega\cdot\text{cm}^2$  で、耐圧 1200V である。Fig. 2 に市販の Si-IGBT とこの SiC-MOSFET の電流-電圧特性およびスイッチング損失の温度依存性を比較したデータを示す。最大定格電流付近において、オン抵抗、スイッチング損失ともに、SiC-MOSFET が Si-IGBT に対して優れていることがわかる。この MOSFET を Si-IGBT を搭載した自社の市販の HV 用インバータユニットのパワーモジュールと同じ定格電流にするため、3 チップを並列にして同じパワーモジュール (Fig. 3) 内に搭載し、市販の HV 車のインバータユニットに搭載して、従来の Si デバイスを搭載したユニットと変わらぬ動作が実証される<sup>2)</sup>とともに、SiC デバイスの損失低減効果により 5% 程度の燃費向上効果も確認されている。

さらにこのトレンチ型 SiC-MOSFET を 8mm × 8mm ~ 12mm × 12mm のチップサイズに拡大し、φ6 インチウエハでの試作も実現されており、Si チップと同様、1 チップで車載に必要な電流を確保できるデバイスが実現できている (Fig. 4)。また車載システムにおいて誤動作の無い安全な動作を保証するため、トランジスタチップには Si のチップと同様、電流センサと温度センサを搭載している。

パッケージング技術に関しては、SiC デバイスの低損失性能を活かすため、高放熱、高速スイッチングに対応したモジュールも開発されている。Fig. 5 はデンソーにおける両面放熱 6in1 インバータモジュールの開発事例である。既存の車載用インバータユニットのパッケージング技術で採用されている両面放熱モールド技術を応用して 6in1 化することで 60mm × 80mm の小型インバータモジュールを実現し

たものであるが、高速スイッチングの際に問題となるサージ電圧を低減するため、モジュール内部の配線パターンを工夫して寄生インダクタンスを従来モジュールの 1/5 に抑え、スイッチング損失を低減できている。このモジュールを両面から空冷フィンで冷却し、平滑コンデンサ、ゲート駆動回路を加えた



Fig. 1 5mm × 5mm SiC MOSFET Chip

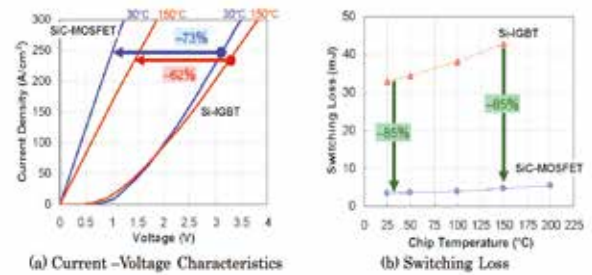


Fig. 2 Comparison of Characteristics between Si-IGBT and SiC-MOSFET

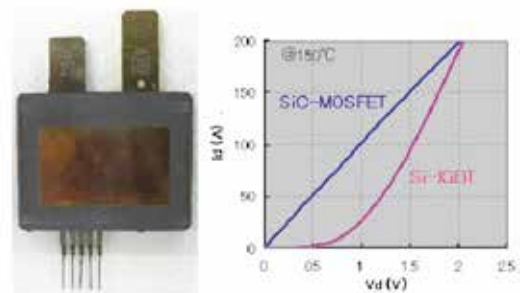


Fig. 3 SiC Power Module (1200V, 200A)

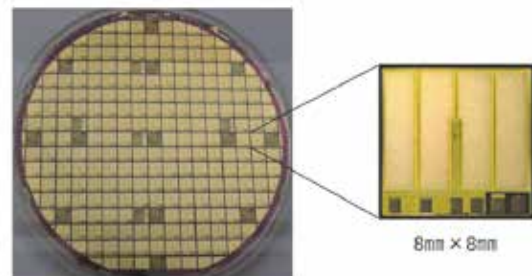


Fig. 4 φ6-inch SiC-MOSFET Wafer and 8mm × 8mm SiC-MOSFET Chip

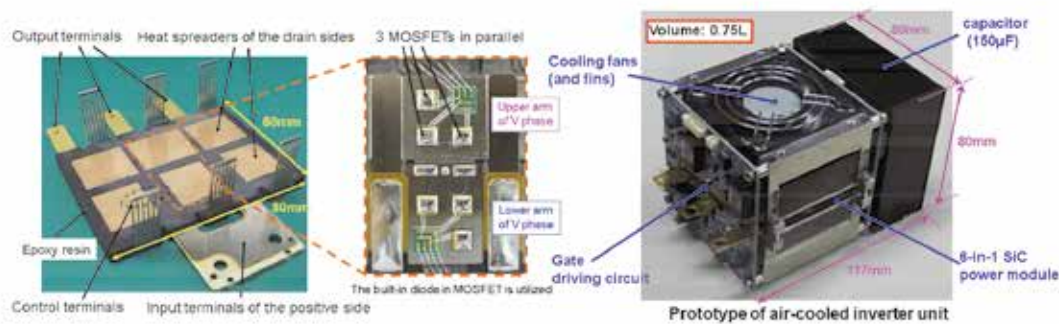


Fig. 5 Prototype of Double-side Cooling 6-in-1 SiC Inverter Module and Air-cooled Inverter Unit

0.75Lの小型インバータユニットでは、最大出力75kWと車載並の出力のモータ駆動を実証している。またこの時のインバータの電力変換効率はFig. 6に示すように、99%の高効率を達成している<sup>4)</sup>。

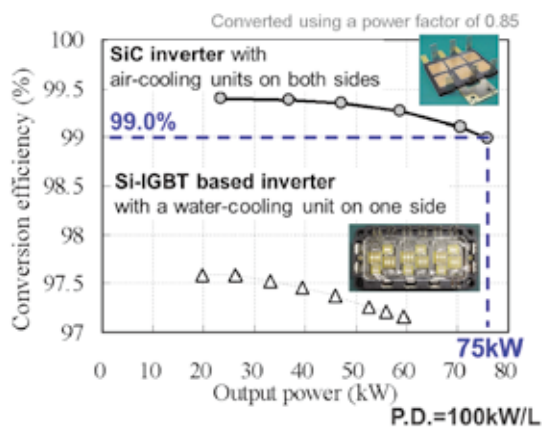


Fig. 6 Relationship between Output and Efficiency

## 2. 信頼性課題への対応

SiCのMOSFETにおいて重要な信頼性課題としては、①ゲート酸化膜の絶縁破壊寿命②SiCとゲート酸化膜界面特性の変動によるしきい値電圧シフト、③積層欠陥の拡張に伴う順方向電圧(Vf)劣化等がある。①のゲート酸化膜の絶縁破壊寿命に関しては、トレンチ表面のダメージ除去と転位による表面凹凸を発生させない堆積膜によって十分な寿命を確保できるようになってきた<sup>5)</sup>ため、ここでは②、③課題の対策状況を示す。

### 2.1 しきい値電圧シフトの対策状況

SiCのMOSFETはしきい値電圧の不安定性が多く

報告されており、その安定化は重要な課題である。これまでにデンソーでは窒素及び水素終端処理を組み合わせ、酸化膜中及び酸化膜/SiC界面のトラップを低減することで高い安定性を実現してきた。変動は定電圧ゲートバイアス試験により評価し、バイアスを正負両方で試験し、変動の時間及び温度依存性を解析することでメカニズムを検討した<sup>6)</sup>。

#### (1) 正バイアス

正バイアス(+20V)でのしきい値電圧変動評価結果をFig. 7に示す。すべて正方向にシフトしたことから、モバイルイオンではなく、酸化膜中のトラップへの電子捕獲が主たる変動要因であると推定した。また室温と150℃では対数関数的な時間依存性を示すと共に、負の温度依存性を示したのに対して、250℃では指数関数的な時間依存性と正の温度依存性を示した。以上より150℃までは既存のトラップが主で、250℃では新たなトラップが生成していると推定した。

さらに水素処理をしないサンプルでは250℃においても対数関数的な時間依存性と負の温度依存性を示し

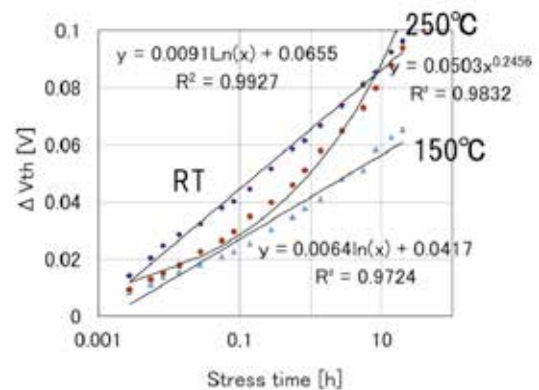


Fig. 7 Time Dependences of Vth-shift under Positive Gate Bias Stress

たことから、新たなトラップは水素の脱離が原因であると推定した。

## (2) 負バイアス

負バイアス (-20V) でのしきい値電圧変動評価結果を Fig. 8 に示す。室温から 250℃ に温度を上げるに従い、変動方向が負から正に推移した。ここから室温では既存トラップへの正孔捕獲、250℃ ではモバイルイオンの影響が主であると推定された。正変動のアレニウスプロットから算出される活性化エネルギーは 0.25eV 以下と小さいことから、Na や Ca などの金属汚染では無く、正に帯電した水素関連のイオンの存在が推定される<sup>7)</sup>。さらにモバイルイオンの影響が正バイアスには無く、負バイアスにのみ現れることから、イオンは酸化膜/SiC 界面付近に局在すると推定される。

以上から 250℃ の高温環境下ではトラップを低減するために導入した水素が変動の原因になっていると推定した。インバータ冷却系の簡素化等のため、デバイス保証温度を高温化するためには、既存トラップだけでなく水素に起因する変動についても対策が必要である。

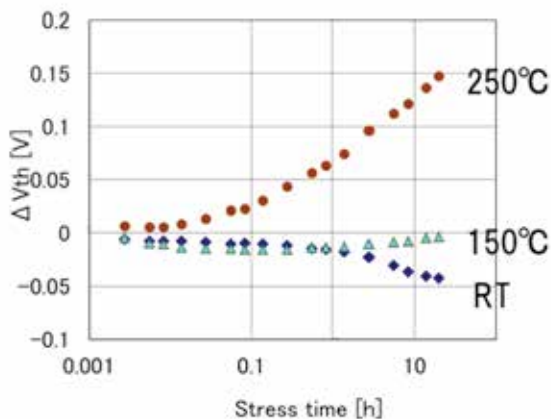


Fig. 8 Time Dependences of Vth-shift under Negative Gate Bias Stress

## 2.2 積層欠陥の拡張に伴う順方向電圧 (Vf) 劣化の対策状況

SiC パワーデバイスを用いたインバータにおいては、コストダウンのため FWD (還流ダイオード) としての外付け SBD を廃止し、MOSFET の内蔵ダイオードや同期整流を用いることが望まれているが、SiC の MOSFET の内蔵ダイオードに通電すると、積層欠陥

Table 1 Dislocation Density of SiC Wafers

Dislocation density (/cm <sup>2</sup> )	Threading edge dislocation	Threading Screw Dislocation	Basal plane dislocation
Low dislocation density wafer	2211	266	115
High dislocation density wafer	3950	564	1418

Table 2 Vf-shift of Each Sample

Chip ID	Vf shift (× 10mV)		
	A	B	C
Low dislocation density wafer	2	2	2
Chip ID	D	E	F
High dislocation density wafer	4	6	12

が拡張し順方向電圧 (Vf) 劣化を引き起こすことが知られている。これは基板となる SiC 単結晶ウエハに内在する基底面転位が原因となっているため、異なる転位密度の基板を用いて MOSFET を作成し、Vf の劣化状況を比較した。

それぞれの基板の転位密度を Table 1 に示す。低転位密度の基板はデンソーの RAF (Repeated A-Face) 技術<sup>8)</sup> を用いたもので、市販の SiC 基板よりも基底面転位が 1 桁低いものである。基板の影響を明確にするため、MOSFET 形成のプロセスは全て同一にしている。

それぞれ実装した素子にパルス電流を印加し、PL (Photo-Luminescence) 評価 (420nm のバンドパスフィルタを使用) を実施し、積層欠陥の拡張を観察した。印加時の温度を制御するため、実装したチップの裏面に熱電対を取り付け、90℃ 前後になるように Duty 比を調整している。パルス通電は、電流密度 1031A/cm<sup>2</sup>、ゲート電圧 Vg=-5V、パルス幅 1msec、パルス印加回数 60,000cycle (total60 秒)、Duty 比 250 の条件で実施した。Table 2 に各々の素子の通電前後の特性 (Vf) を示す。Table 1 から低転位密度の基板を用いたものは Vf の上昇が少ないのに対して、高転位密

度の基板を用いたものは Vf の上昇が大きく、最大で 120mV 程度上昇している素子も存在した。

PL の評価結果を Fig. 9 に示す。それぞれの素子内で三角形に拡張しているもの、帯状に拡張しているものが観察された。低転位密度の基板を用いたものは帯状に拡張するものが少ないのに対し、高転位基板では帯状に拡張するものが多く、チップ全面に拡張しているものも存在した。基底面転位から拡張した積層欠陥は基板から表面に向かって存在し高抵抗層として働くため<sup>9) 10)</sup>、素子を覆う面積の大きい帯状の積層欠陥は悪影響を及ぼすが、低転位密度基板を用いたものはそれが少なくなっており、Vf の上昇が少ない。帯状の積層欠陥は、基底面転位→刃状転位のように構造転換した転位の基底面転位セグメントを起点として形成されるとの報告<sup>11)</sup>があり、低転位密度の基板はこの起点が少なくなったため、帯状に拡張する積層欠陥が少なくなったと考えられる。

他にも積層欠陥の拡張に伴う順方向電圧 (Vf) 劣化の対策として、積層欠陥の拡張の原因となる少数キャリアを積層欠陥の起点となるエピ層/基板界面に到達させないようにするための高不純物濃度の再結合促進層をエピする方法もあるが、工程コスト高いエピ層を厚くする必要があるので、低コスト化のためには厚い再結合促進層無しに Vf 劣化を防止できる方法が望まれる。

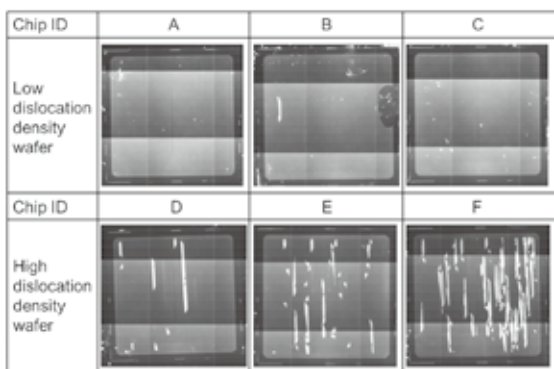


Fig. 9 Results of PL Measurement

## おわりに

前述の信頼性の課題については、今後データが蓄積され、解析されて SiC デバイスとしての寿命設計の指針が近い将来、明らかになってくると考えている。また不良素子を市場に流出させないために、不良素子を確実に選別できるスクリーニング技術も進歩している。そして実用化のために残る課題はコストである。最終的には SiC パワーデバイスの適用によってインバータシステム的大幅な小型、効率アップ、低コスト化が期待されているため、同じ定格容量の Si デバイスと同等のデバイスコストが実現できないと SiC の EV・HV への採用は進まない。HV・EV 用 Si-IGBT が  $\phi$  8 インチのウエハで製造されてきているが、例えば Si デバイスと同じ定格容量のチップ面積が SiC では 1/3 にできたとして、 $\phi$  6 インチ (150mm) の口径の SiC ウエハで、 $\phi$  8 インチの Si デバイス形成ウエハのコストの 2 倍程度のコストで SiC デバイス形成ウエハが実現できれば、Si デバイスと同等のコストは達成可能と考えている。まだ  $\phi$  6 インチの SiC ウエハ価格が高いとか、イオン注入やエピタキシャル成長等の一部プロセス装置には Si に比べてスループットが悪く、工程コストも高いとか、ウエハの品質やデバイスプロセスの完成度が悪く大面積チップの歩留まりが悪い等の理由により、そのようなレベルに達していないが、SiC ウエハの成長方法として、ガス成長法<sup>12)</sup>、溶液法といった従来の昇華法に比べ低コストで製造可能な技術開発も進捗しているし、エピタキシャル成長においても、高スループットの装置も開発<sup>13)</sup>されており、今後、SiC ウエハの更なる低コスト化が進むと考えている。またデバイス特性の改善によってチップサイズの低減もまだ可能であるし、ウエハの品質向上や量産プロセスの成熟により歩留まりの向上も可能であるため、EV・HV に採用できるコストの SiC パワーデバイスが実現できることを期待している。

## 参考文献

- 1) トヨタ自動車 2014.5.20 プレスリリース資料  
<http://newsroom.toyota.co.jp/detail/2657262>
- 2) トヨタ自動車 2015.1.29 プレスリリース資料

- <http://newsroom.toyota.co.jp/en/detail/5725437>
- 3) 本田技研工業 2016.3.10 プレスリリース資料  
[http://www.honda.co.jp/factbook/auto/CLARITY\\_FUEL\\_CELL/201603/P14.pdf](http://www.honda.co.jp/factbook/auto/CLARITY_FUEL_CELL/201603/P14.pdf)
  - 4) H. Ishino et al, "6-in-1 Silicon Carbide Power Module for High Performance of Power Electronics Systems", Proceedings of ISPSD 2014, 19 June 2014, Hawaii, USA
  - 5) S. Miyahara et al; Effect of Damage Removal Treatment after Trench Etching on the Reliability of Trench MOSFET, Mat. Sci. Forum, 743 (2013) , 789-792.
  - 6) 海老原 他: SiC 及び関連ワイドギャップ半導体研究会 第22回講演会 予稿集, p.160, 2013.12.9-10
  - 7) C. K. Williams et al, J. Electrochem. Soc., Vol, 142, No. 1, (1995)
  - 8) D.Nakamura, I.Gunjishima, S.Yamaguchi, T.Ito, A.Okamoto, H.Kondo, S.Onda and K.Takatori, Nature, Vol.430, p-1009-1012 (2004)
  - 9) H. Lendenmann et al., Mater. Sci. Forum, Vols.353-356, p.727-730 (2001)
  - 10) M. Skowronski and S. Ha, J. Appl. Phys., Vol99, 011101 (2006)
  - 11) 中村勇ほか, "第63回応用物理学会学術講演会", 21p-P11-6 (2016)
  - 12) J. Kojima et al, "High-speed and Long-length SiC Growth Using High-Temperature Gas Source Method", Proceedings of ECSCRM 2014, 21-25 September 2014, Grenoble, France
  - 13) 電力中央研究所 2015.5.12 プレスリリース資料  
[http://criepi.denken.or.jp/press/pressrelease/2015/05\\_12.pdf](http://criepi.denken.or.jp/press/pressrelease/2015/05_12.pdf)

## 著者



### 鶴田 和弘

つるた かずひろ

先端研究3部

SiC パワーデバイスとモジュール実装技術  
の研究開発に従事