

# 励磁電流を用いた ZVS サージ抑制 プッシュプル型 DC-DC コンバータ\*

## Method for Reducing Surge Voltage and Turn-on Loss in Push-pull DC-DC Converters

白川 和博  
Kazuhiro SHIRAKAWA

徳舛 彰  
Akira TOKUMASU

高橋 将也  
Masaya TAKAHASHI

寺 貴広  
Takahiro TERA

瀧 浩志  
Hiroshi TAKI

清水 敏久  
Toshihisa SHIMIZU

This paper proposes a new method to suppress surge voltage on diodes used in the rectifier circuit of push-pull type DC-DC converters. In cases in which the rectifier circuit is connected to the center-tapped winding of a transformer, a large surge voltage amplitude appears on the rectifier diodes, owing to commutating operations. Conventionally, an RC-type snubber circuit is connected to the diodes; however, this results in large amounts of power loss on the snubber circuit and causes a significant reduction in the overall conversion efficiency of the power converter. In order to overcome these problems, this paper proposes a new surge suppression method. In this method, the magnetizing current flowing in the secondary winding of the transformer is transferred to the primary winding during the commutating period, and the current flowing through the output capacitance of the rectifier diode to turn off is absorbed. Hence, the surge voltage on the rectifier diode is reduced, and the surge voltage on the switching devices connected to the primary winding of the center-tapped transformer is also reduced. The effectiveness of the proposed method is verified through a 3kW experimental setup; a high efficiency rate of 98.5% was achieved, and surge voltage was minimized on all switching devices.

Key words :

*Push-pull DC-DC converter, Excitation current, Zero voltage switching, SiC-MOSFET*

### 1. まえがき

欧州の CO<sub>2</sub> 規制 95g/km (2020) や米国カリフォルニア州の ZEV 規制 (2019) を背景に EV/PHEV の普及は加速し、2020 年には 100 万台を超える市場規模に到達すると予測されている<sup>1)</sup>。また、2025 年には国内発電量の 2 割を超えると予測されるサーバやネットワーク機器の消費電力を目的とした高電圧直流給電

システムの研究も進められており<sup>2)</sup>、絶縁型 DC-DC コンバータの市場は今後さらに拡大すると思われる。数 kW クラスの絶縁型 DC-DC コンバータとして一般的にフルブリッジ方式が適用され、一次側・二次側のスイッチ構成で並列にスナバコンデンサを接続した DAB (Dual Active Bridge) コンバータがソフトスイッチングによる低損失性能と交流端電圧の位相差制御による双方向機能を有しているため、盛んに研究されて

\* (一社) 電気学会の了解を得て、「電気学会論文誌 D」Vol.137 No.2 pp.119-128 より一部加筆して転載

いる<sup>3)-6)</sup>。

一方、デバイスの分野ではSiC-MOSFETが市販され、薄帯ナノ結晶軟磁性材やFe基ガラス金属粉末等の低鉄損の次世代磁性材料も各社から発表され、それらを用いた変換器の開発も進められている<sup>7)-9)</sup>。

このような状況の中、筆者らはプッシュプルインバータ方式の絶縁型DC-DCコンバータに着目した。プッシュプルインバータ方式は、スイッチ素子に必要な耐圧は直流電源電圧の2倍以上必要になるが、高耐圧かつ低スイッチング損失特性に優れたSiC-MOSFETを用いることで、Si-IGBTを使用する場合に比べて、インバータ部の効率向上が期待できる。一方で、DC-DCコンバータの二次側整流回路部では、一次側スイッチのオン・オフ動作に伴う転流動作に起因して二次側整流用パワーデバイスに過大なサージ電圧が発生する問題がある。従来は、一次側パワーデバイスのスイッチング速度を低下させる手法や、スナバ回路等を用いる対策が取られているが、変換効率の低下や回路構成の複雑化などがあり、実用上の障害になっていた。

筆者らは、プッシュプルインバータ方式の絶縁型の特長を活かしながら、二次側整流用パワーデバイスのサージ電圧を効果的に抑制する手法を考案し、装置の変換効率も向上できることを明らかにした。本論では、はじめにプッシュプル方式の絶縁型DC-DCコンバータの回路動作と二次側整流用パワーデバイスに生じる過電圧の関係を整理する。次に、新たに考案した変圧器の励磁電流を利用した二次側整流回路の転流動作と各部動作波形の定式化を行い、二次側整流用パワーデバイスに生じるサージ電圧を低減する条件を導出する。さらに、回路シミュレーションにより、解析結果の妥当性を検証するとともに、出力電力3kWの試作機を用いた実験検証を行い、本論で提案するサージ電圧抑制手法と装置変換効率の改善効果を実証する。

## 2. プッシュプル方式の動作とサージ発生メカニズム

### 2.1 基本動作と各種波形

Fig. 1にプッシュプル方式のDC-DCコンバータの回路図を、Fig. 2にハードスイッチング時の動作波形

を示す。

また、ハードスイッチング動作時の各動作モードにおける電流経路をFig. 3に示す。入力電圧 $v_{in}$ は400V、出力電圧 $v_{out}$ は300V、トランスの巻数比を1:1とすると、duty 0.375で一次側スイッチSW1、SW2が交互にオンするので、電圧変換比は0.75となる。なお、Fig. 2中の励磁電流 $i_{Lm}$ は、トランスの4巻線に流れる電流を各々 $i_{tr1}$ 、 $i_{tr2}$ 、 $i_{tr3}$ 、 $i_{tr4}$ の和として、下記式で与えられる。

$$i_{Lm} = i_{tr1} + i_{tr2} + i_{tr3} + i_{tr4} \quad (1)$$

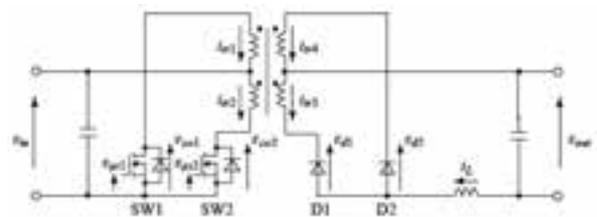


Fig. 1 Push-pull DC-DC Converter

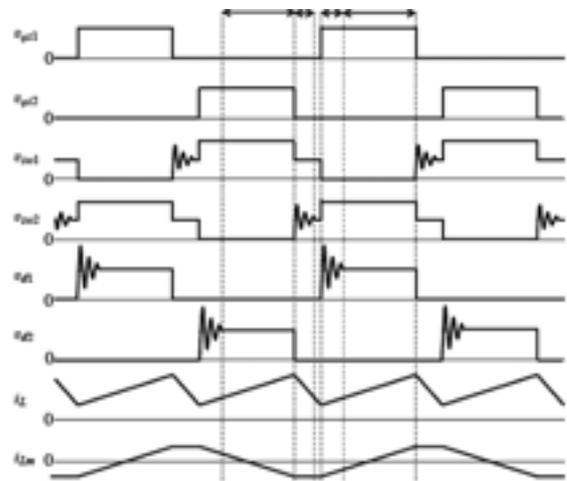


Fig. 2 Waveforms of the push-pull converter (hard-switching)

はじめに、Fig. 2およびFig. 3を用いて、一次側スイッチSW1、SW2に生じるサージ電圧について考える。

モード(I)では、一次側スイッチSW2がオンしており、インダクタ電流 $i_L$ が増加する。モード(II)において、一次側スイッチSW2がターンオフし、一次側巻線と二次側巻線間の漏れインダクタンス $L_{lps2}$ と一次側スイッチSW2の出力容量 $C_{ds}$ により、LC共振が発生し、一次側スイッチSW2の端子電圧 $v_{sw2}$ には電源電

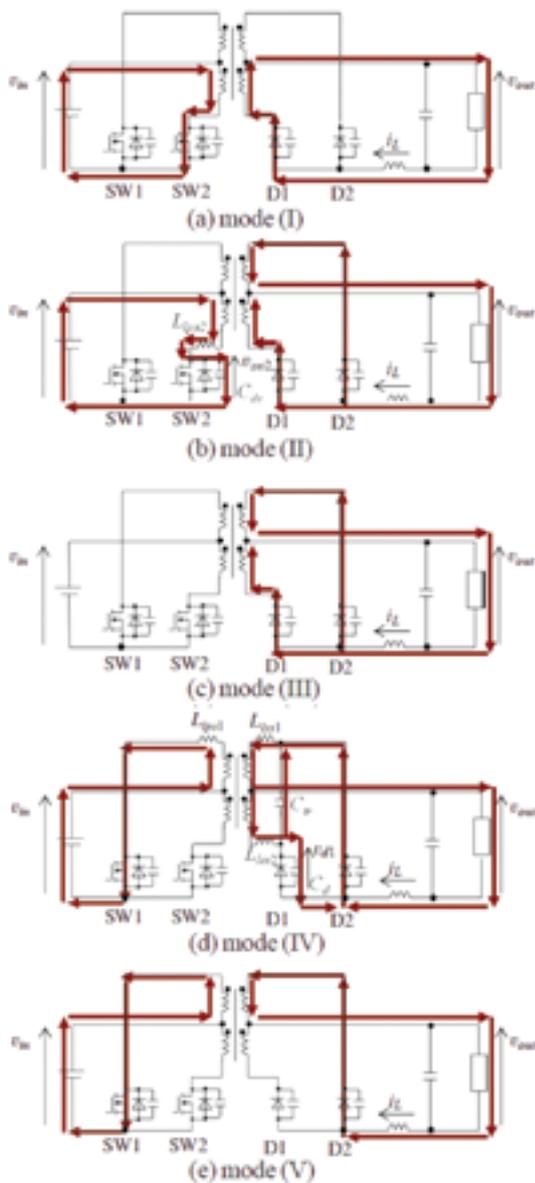


Fig. 3 Current path when the primary-side switch turns on (hard-switching)

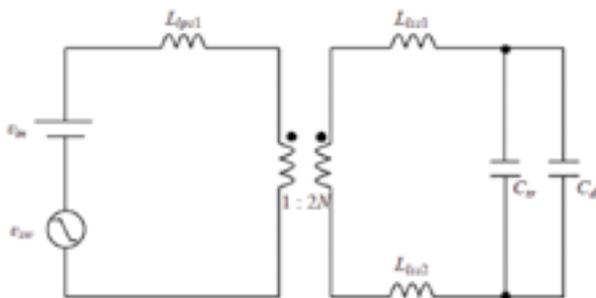


Fig. 4 Equivalent circuit when the primary-side switch turns on

圧の2倍程度のサージ電圧が発生する。プッシュプル回路の場合、一次側スイッチ素子の一方がターンオンすると他方のオフ状態にある一次側スイッチ素子には電源電圧の倍電圧が印加されるが、ターンオフ時に発生するサージ電圧はこれとほぼ同レベルである。すなわち、ターンオフ時のサージ電圧を特別に考慮して素子耐圧を増やす必要はない。

(リングング周波数成分の電圧レベルが増加するため、EMCの観点で抑制が必要な場合はある。)

次に、二次側ダイオードD1、D2に生じるサージ電圧(以下、「ダイオードサージ電圧」と呼ぶ)について考察する。モード(III)では、一次側スイッチSW1、SW2ともにオフしており、インダクタ電流 $i_L$ は二次側ダイオードD1、D2を還流している。モード(IV)において、一次側スイッチSW1がターンオンすると、ダイオードD1とD2を経由して還流していたインダクタ電流 $i_L$ はダイオードD2に転流を開始する。ダイオードD1の順方向電流が減少して逆回復電流が流れた後にダイオードD1はオフ状態に移行し、ダイオードD1の端子間静電容量 $C_d$ が充電される。この時、一次側巻線と二次側巻線間の漏れインダクタンス $L_{lps1}$ 、二次側巻線間の漏れインダクタンス $L_{ls1}$ 、 $L_{ls2}$ 、トランスの巻線間容量 $C_r$ 及びダイオードD1の端子間静電容量 $C_d$ によりLC共振が発生し、ダイオードD1の端子電圧 $v_{d1}$ にサージ電圧が印加される。一般に、ダイオードD1の端子電圧 $v_{d1}$ がオフ状態の定常電圧である電源電圧の倍電圧に到達した際でもインダクタ成分には比較的大きな電流が残存しているため、ダイオードの耐圧以上の大きなオーバーシュート電圧が発生する可能性があるため、本論ではダイオードに生じるサージ電圧の抑制について検討する。

Fig. 4にダイオードサージ電圧発生時の等価回路を示す。一次側に対する二次側の変圧器巻数比を $N$ とすると、ダイオードD1の端子間静電容量 $C_d$ 及びトランスの巻線間容量 $C_r$ の充電電流は変圧器の二次側の二つの巻線を通るため、等価回路の変圧器巻数比は $2N$ としている。このことを考慮し、二次側に展開した簡易等価回路をFig. 5に示す。ここで、 $L_{all}$ 、 $C_{all}$ は二次側に換算したインダクタ成分及びコンデンサ成分の合計であり、下記の式で表される。

$$L_{\text{all}} = 4N^2 L_{\text{ps}} + L_{\text{os1}} + L_{\text{os2}} \quad (2)$$

$$C_{\text{all}} = C_{\text{tr}} + C_{\text{t}} \quad (3)$$

今後はこの等価回路を用いて、ダイオードサージ電圧の抑制法について議論する。

モード (V) は一次側スイッチ SW1 のオン期間で、以降はモード (I) から (IV) のスイッチのペアを読み替えた場合と同様の動作を繰り返す。

### 2.2 サージ抑制の考え方

ダイオードサージ電圧発生時の簡易等価回路 (Fig. 5) を用いて、サージ電圧抑制法について考える。コンデンサ  $C_{\text{all}}$  にサージ電圧が発生するのは、ダイオードオフ状態の定常電圧 (電源電圧倍電圧) 到達時にインダクタ成分に蓄積されたエネルギーにより、容量成分が定常電圧値以上に充電されるためである。言い換えれば、コンデンサ電圧が定常電圧に到達した時にインダクタに電流が流れていなければサージ電圧は発生しない。

この条件を満たす一つの方策は、コンデンサの電圧上昇率を低下させ、その間にインダクタ電流を減衰させることである。すなわち、Fig. 5 の電圧源の上昇率 (Fig. 4 のスイッチの端子電圧  $v_{\text{sw}}$  の減少率) を低下させることにより、ダイオードサージ電圧を抑制する。そのメカニズムを以下に記す。

まず、電圧源の電圧上昇率  $k$  をランプ関数で記述したとき、電流  $i_{\text{equi}}$  とコンデンサ電圧  $v_c$  の応答波形は次式で表される。

$$i_{\text{equi}}(t) = kC_{\text{all}}(1 - \cos\sqrt{(1/L_{\text{all}}C_{\text{all}})}t) \quad (4)$$

$$v_c(t) = k(t - \sqrt{(L_{\text{all}}C_{\text{all}})}\text{sirr}\sqrt{(1/L_{\text{all}}C_{\text{all}})}t) \quad (5)$$

式 (4) が 0 になる時間を解くと、

$$t = 2\pi\sqrt{(L_{\text{all}}C_{\text{all}})} \quad (6)$$

であり、この時間で式 (5) が電源電圧  $E$  になるための電圧上昇率  $k$  は

$$k = E / 2\pi\sqrt{(L_{\text{all}}C_{\text{all}})} \quad (7)$$

となる。つまり、一次側スイッチの端子電圧降下時間

をサージ電圧発生経路の共振経路の周期に合致させることで、ダイオードサージ電圧を発生させることなくダイオードのターンオフ動作を実現できる。

上記の解析結果の妥当性を確認するため、Fig. 5 の電圧源の上昇時間 (Fig. 4 のスイッチの端子電圧  $v_{\text{sw}}$  降下時間) に対する各波形を Fig. 6 に示す。  $L_{\text{all}}$  が  $6.4\ \mu\text{H}$ 、  $C_{\text{all}}$  が  $160\ \text{pF}$  の場合、式 (6) で計算されるダイオードサージが発生しない電圧上昇時間は  $200\ \text{ns}$  である。これに対して、(a) の波形は電圧上昇時間を  $50\ \text{ns}$  とした場合、(b) は電圧上昇時間を  $200\ \text{ns}$  とした場合のシミュレーション波形である。なお、変圧器巻数比  $N$  は 1 としている。

コンデンサ電圧  $v_c$  がダイオードオフ時の定常電圧である  $800\ \text{V}$  に達する時刻を  $t_1$  とすると、(a) の場合、電流  $i_{\text{equi}}(t_1)$  は  $3.5\ \text{A}$  であり、コンデンサ電圧  $v_c$  は  $700\ \text{V}$  のサージ電圧が発生している。一方、サージ電圧が発生しない条件である (b) の場合、  $t_1$  において電流  $i_{\text{equi}}(t_1)$  はほぼゼロであり、コンデンサ電圧  $v_c$  にはサージ電圧が生じることなく定常電圧に落ち着いている。

さて、スイッチの端子電圧降下時間を調整するには、ゲート抵抗の抵抗値を調整する方法やドレイン-ゲート間にコンデンサを挿入する方法があるが、ターンオン損失が増大するという致命的な欠点がある (後述の Fig. 14)。そこで、本論ではこれに代わる手段を用いてダイオードサージ電圧を低減する手法を示す。

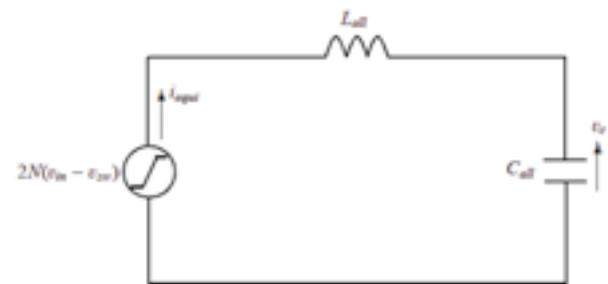


Fig. 5 Simplified equivalent circuit when the primary-side switch turns on.

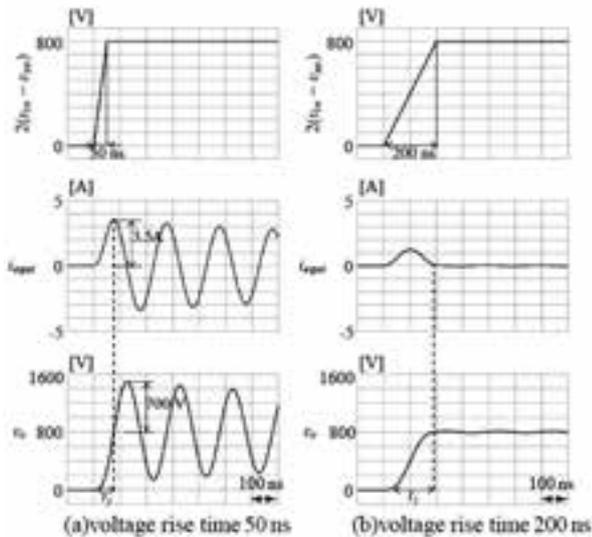


Fig. 6 Waveforms of the simplified equivalent circuit(Fig.5) when the primary-side switch turns on

### 3. 提案サージ抑制法

#### 3.1 励磁電流を用いた ZVS サージ電圧抑制法

二次側のダイオードサージ電圧を低減するには、ダイオードが逆回復した後に端子間静電容量を充電するインダクタ電流成分を出来るだけ小さくする必要がある。これを実現する手段として (1) ダイオードの逆回復期間中は二つの一次側スイッチ素子をオフ状態としデットタイムを設け、(2) 二次側の平滑用フィルタインダクタの電流リップルを大きくして、その下限値が変圧器励磁電流よりも小さくなるようにする方法を考案した。

初めに、プッシュプル型 DC-DC コンバータの各動作モードにおける変圧器励磁電流に着目して、二次側ダイオード D1, D2 の転流期間の動作モードとダイオードサージ電圧の関係を導出し、これを用いてダイオードサージ電圧を抑制する条件を明らかにする。

Fig. 7 に一次側スイッチ素子ターンオン時における変圧器励磁電流と負荷電流経路、Fig. 8 に各部の模式波形を示す。二次側スイッチ素子にも MOSFET を用いているが、同期整流を用いない場合の動作から説明する。

モード (1) は一次側スイッチのオン期間 (Fig. 7 の場合は SW2 がオン) で、インダクタ電流  $i_L$  が上昇する。

この時、変圧器励磁電流  $i_{Lm}$  は一次側スイッチを流れ、励磁電流に直流成分が含まれない場合、(1) 式を用いて計算すると、一次側スイッチがオフする直前の励磁電流の絶対値は次式で与えられる。

$$i_{Lm} = 0 + i_L + v_{out} T_{limit} / 2L_m N - i_L + 0 \quad (8)$$

$$|i_{Lm}| = v_{out} T_{limit} / 2L_m N \quad (9)$$

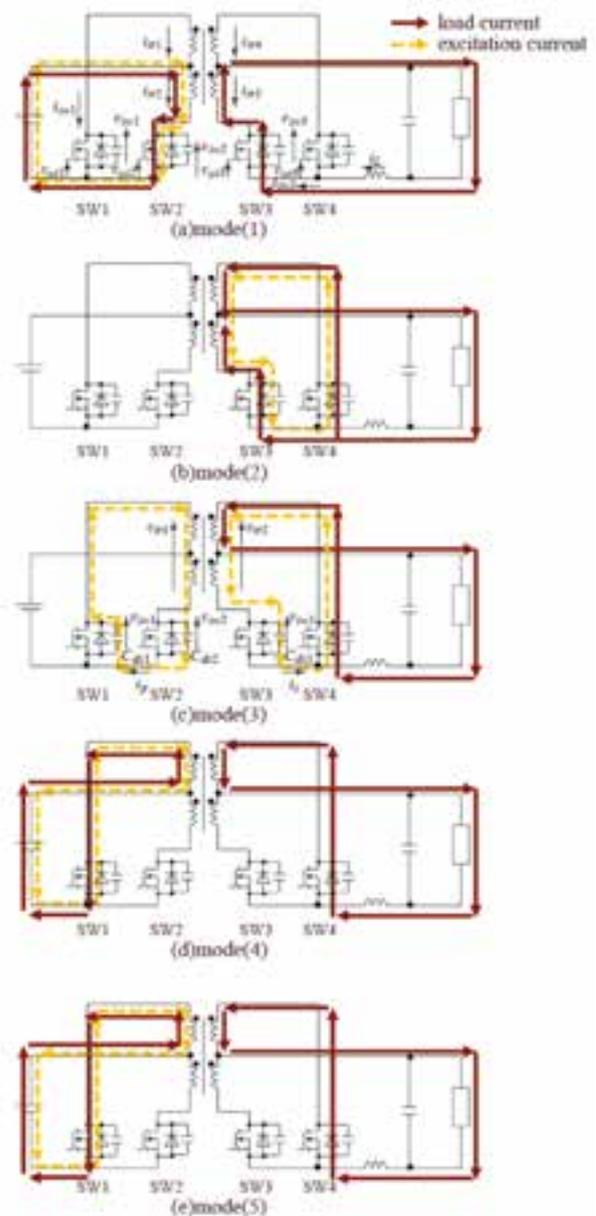


Fig. 7 Current path when the primary-side switch turns on (proposed method)

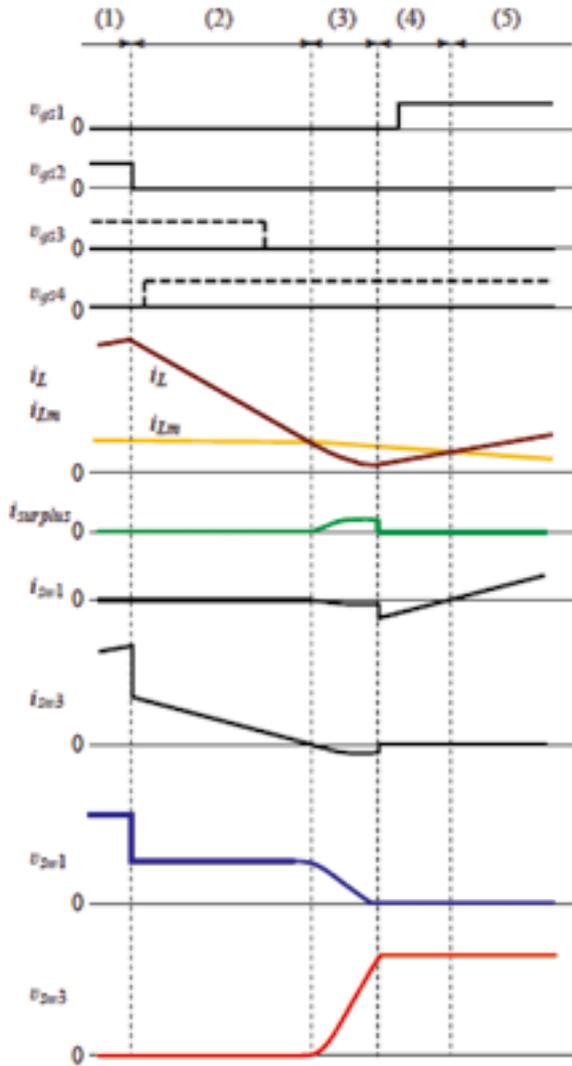


Fig. 8 Illustration waveforms when the primary-side switch turns on (proposed method)

ここで、 $v_{out}$  は出力電圧、 $L_m$  は励磁インダクタンス、 $T_{limit}$  は還流限界時間（詳細は後述、モード(1)とモード(2)の合計時間）、 $N$  は一次側に対する二次側の変圧器巻数比である。

モード(2)は一次側スイッチ SW1, SW2 がオフ期間で、インダクタ電流  $i_L$  は二次側ダイオードを還流する。この期間において、励磁電流  $i_{Lm}$  も同様に Fig. 7(b) に記す向きで二次側ダイオードを流れている。励磁電流はダイオードの順方向電圧の影響で減少するが、その影響を無視し、モード(2)の期間において一定とすると、二次側スイッチ SW3, SW4 に流れる電流  $i_{sw3}$ ,  $i_{sw4}$  はダイオードの順方向を正の向きとすると下記式で表される。

$$i_{sw3} = i_L/2 - |i_{Lm}| / 2N \quad (10)$$

$$i_{sw4} = i_L/2 + |i_{Lm}| / 2N \quad (11)$$

励磁電流を 2 で除しているのは、起磁力一定に対し、二次側経路の励磁電流は 2 巻線通ることによるものである。二次側スイッチ SW3 に流れる電流はダイオードとして用いている場合、式(10)からもわかるようにインダクタ電流が小さくなると流ることが出来なくなる。インダクタ電流を還流することができる期間を還流限界時間  $T_{limit}$  とし、その時のインダクタ電流の下限値を  $i_{Lmin}$  とすると、

$$i_{Lmin} / 2 = |i_{Lm}| / 2N \quad (12)$$

$$I_{out} = v_{out} T_{limit} / 2L(1 - v_{out} / NV_{in}) = v_{out} T_{limit} / 2LmN^2 \quad (13)$$

$$1 / T_{limit} = v_{out} / 2LmN^2 I_{out} + v_{out} / 2LL_{out}(1 - v_{out} / NV_{in}) \quad (14)$$

となり、負荷電流直流分  $I_{out}$ 、励磁インダクタ  $L_m$ 、平滑インダクタ  $L$  等により変化する。 $T_{limit}$  を用いてモード(1)の時間  $t_1$  とモード(2)の時間  $t_2$  を計算すると下記の様になる。

$$t_1 = T_{limit} v_{out} / NV_{in} \quad (15)$$

$$t_2 = T_{limit} (1 - v_{out} / NV_{in}) \quad (16)$$

モード(3)は励磁電流によるスイッチ端子電圧充放電期間である。モード(2)で二次側ダイオードを還流していた励磁電流は時間  $t_2$  より長くオフ状態が継続すると、片方のダイオード（今回の場合は二次側スイッチ SW3）は非導通となり、励磁電流の一部が一次側に転流し、スイッチ端子電圧の充放電（今回の場合は一次側スイッチ SW1 が放電、一次側スイッチ SW2 が充電）を開始する。この時、一次側及び二次側のスイッチ端子電圧は、下記式を満足している。

$$V_{sw4} = V_{sw3} = V_{t2} = V_{t1} = V_{sw1} = V_{sw2} \quad (17)$$

つまり、変圧器の一次側電圧  $v_{t1}$  と変圧器の二次側電圧  $v_{t2}$  が一致する条件下で、励磁電流が一次側と二次側で分配されることになるが、この時の動作を Fig. 9

の等価回路を用いて説明する。

モード (3) 移行時刻を  $t = 0$  とすると、式 (10) において、 $t = 0$  で二次側スイッチ SW3 に流れる電流は 0 となり、インダクタ電流が減少する分の電流が余剰励磁電流  $i_{surplus}$  (ダイオード導通不可電流) となる。余剰励磁電流  $i_{surplus}$  は下記式で与えられる。

$$i_{surplus}(t) = 1 / 2L \int_0^t v_{sw1} dt = 1 / 2L \int_0^t (v_{in} - v_{sw2}) dt \quad (18)$$

$t = 0$  において、Fig. 9 の各部のスイッチ端子電圧は

$$v_{sw1} = v_{in} \quad (19)$$

$$v_{sw2} = v_{in} \quad (20)$$

$$v_{sw3} = 0 \quad (21)$$

であり、余剰励磁電流  $i_{surplus}$  が一次側と二次側のスイッチ素子経路のキャパシタンスに応じて分配され、スイッチ端子電圧が充放電する。一次側及び二次側スイッチ SW1-SW4 がすべて同一の素子を用い、端子間静電容量  $C_{ds}$  が等しいとすると、一次側スイッチ電圧を充放電する余剰励磁電流  $i_p$  は

$$i_p(t) = 1 / (1 + 2/N^2) i_{surplus}(t) \quad (22)$$

で与えられる。一次側スイッチ SW1 端子電圧  $v_{sw1}$  は

$$v_{sw1} = 1 / C_{ds} \int_0^t i_p dt = 1 / (1 + 2/N^2) 1 / 2LC_{ds} \int_0^t (v_{in} - v_{sw2}) dt \quad (23)$$

となる。計算簡易化のために、端子電圧変化によるインダクタ電流減少分を無視すると、一次側スイッチ SW1 端子電圧  $v_{sw1}$  が電源電圧  $v_{in}$  V から 0 V まで放電する時間  $t_3$  は下記で計算することができる。

$$t_3 = \sqrt{(1 + 2/N^2) 4 v_{in} L C_{ds} / v_{out}} \quad (24)$$

一次側スイッチ SW2 端子電圧  $v_{sw2}$  が電源電圧  $v_{in}$  V から  $2v_{in}$  V まで充電する時間と二次側スイッチ SW3 端子電圧  $v_{sw3}$  が 0 V から  $2v_{in}$  V まで充電する時間も同様に  $t_3$  である。モード (3) 移行から時刻  $t_3$  経過時 (一次側スイッチのターンオン完了時) の Fig. 9 の二次側スイッチ端子電圧を充放電する余剰励磁電流  $i_s$  は

$$i_s(t_3) = \sqrt{v_{in} v_{out} C_{ds} / (1 + 2/N^2) L} \quad (25)$$

で表され、二次側スイッチ素子のオフ状態の定常電圧からのサージ電圧  $\Delta v$  はこの電流値に起因する。サージ電圧  $\Delta v$  については次節で検討する。

モード (4) は一次側スイッチのオン期間 (Fig. 7 の場合は SW1 がオン) である。励磁電流は電源に回生され、一次側スイッチ SW1 電流  $i_{sw1}$  はゲート信号がきていなければ逆並列のダイオードを流れる。既に、一次側スイッチ SW1 電圧  $v_{sw1}$  は 0 V のため ZVS (Zero Voltage Switching) を実現できている。一次側スイッチ SW1 電流  $v_{sw1}$  は下記となる。

$$i_{sw1} = i_L - i_{Lm} \quad (26)$$

リアクトル電流  $i_L$  は上昇、励磁電流  $i_{Lm}$  は減少し、一次側スイッチ SW1 電流  $i_{sw1}$  はいずれ反転するが、その時間は  $t_4$  は

$$(v_{in} / L_{sm} + 1 / L(v_{in} - v_{out})) t_4 = v_{out} t_3 / L \quad (27)$$

$$t_4 = L_{sm} v_{out} t_3 / (L v_{in} + L_{sm}(v_{in} - v_{out})) \quad (28)$$

で与えられる。ゲート信号出力は  $t_4$  までの期間に行う。

モード (1) からモード (4) の時間をすべて足した時間が任意の入力電圧  $v_{in}$ 、出力電圧  $v_{out}$ 、負荷電流  $i_{out}$  における提案方式の運転周期となり、励磁電流を利用した ZVS サージ抑制を行う際のスイッチング周波数  $f_{ZVS}$  は

$$f_{ZVS} = 1 / (t_1 + t_2 + t_3 + t_4) \quad (29)$$

となる。

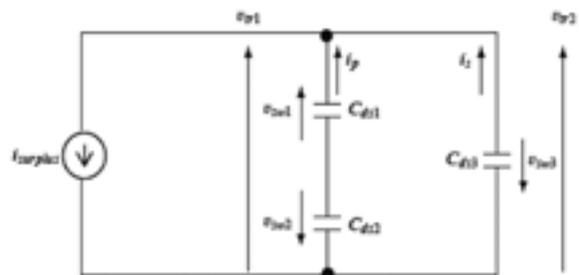


Fig. 9 Equivalent circuit of the Fig. 8 on mode (3)

モード (5) は一次側スイッチ SW1 電流  $i_{sw1}$  が正方向期間であり、励磁電流は引き続き減少し、いずれ磁化極性が反転する。以降はモード (1) のスイッチのペアを読み替えた場合と同様の動作を繰り返す。

また、同期整流を用いる場合はモード (2) において、次にオンとなるスイッチ（今回の場合は一次側スイッチ SW1）とペアとなるスイッチ（今回の場合は二次側スイッチ SW4）をデットタイム後にオンし、直前までオンしていたスイッチ（今回の場合は一次側スイッチ SW2）とペアとなり同期整流するスイッチ（今回の場合は二次側スイッチ SW3）をインダクタ電流の下限値が励磁電流以下になる領域になるまでにオフする（Fig. 8 の破線動作）。このように動作させることでモード (3) 以降はダイオード構成と同様なり、同期整流を用いた ZVS サージ抑制を実現できる。

3.2 適応範囲

Fig. 1 のプッシュプル回路において、Table 1 の回路定数を用いてサージ電圧と駆動周波数を計算し、設計時の指針を得る。サージ電圧  $\Delta v$  は Fig. 9 の二次側を還流する余剰励磁電流  $i_s$  が流れる経路に存在するインダクタ成分の合計を  $L_{ls}$  とし、下記式で求める。

$$\Delta v = \sqrt{(L_{ls} / C_{ds})} i_s \tag{30}$$

提案方式を実現するスイッチング周波数は式 (29) を用いて計算する。

Fig. 10 に平滑インダクタ  $L$  に対するサージ電圧  $\Delta v$  の計算結果を示す。平滑インダクタ  $L$  を大きくすると、サージ電圧  $\Delta v$  が小さくなる。これは、平滑インダクタを大きくするとインダクタ電流の減少速度が小さくなるため、少ない余剰励磁電流で時間をかけて二次側スイッチ端子電圧の充電を行うことになり、オフ状態の定常電圧到達時の余剰励磁電流が減るためである。また、二次側を還流する余剰励磁電流  $i_s$  が流れる経路に存在するインダクタ  $L_{ls}$  の支配項はトランスの二次側の二巻線間の漏れインダクタンスである。よって、更なるサージ電圧低減には二次巻線間の密結合化が有用である。

Fig. 11 に平滑インダクタ  $L$  及び負荷電流に対する提案方式実現スイッチング周波数  $f_{ZVS}$  の計算結果を示す。

Table 1 Circuit parameters of the push-pull DC-DC converter.

Input voltage $v_{in}$ [V]	400
Output voltage $v_{out}$ [V]	300
Inductance $L$ [ $\mu$ H]	50-1000
Transformer exciting inductance $L_m$ [mH]	1.10
Drain-source capacitance(with snubber) $C_{ds}$ [pF]	500
Winding ratio $N$	1

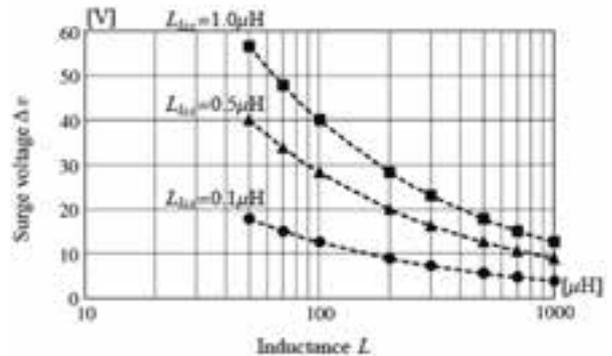


Fig. 10 Relationship between the surge voltage and the inductance

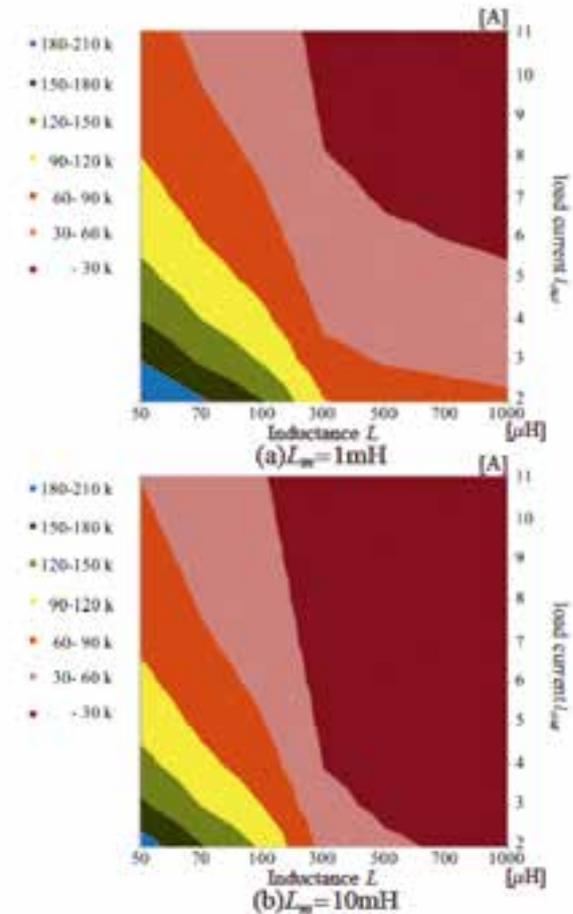


Fig. 11 Relationship between the switching frequency, the inductance, and the load current on the proposed method

平滑インダクタ  $L$  及び負荷電流が大きくなると、インダクタ電流が励磁電流と合致するまでの時間が大きくなるため、スイッチング周波数が低下する。これに対し、励磁インダクタ  $L_m$  を小さくし、励磁電流値を嵩上げすることで、スイッチング周波数を高周波化は可能である。サージ電圧とスイッチング周波数と励磁電流による損失増加を総合的に考慮し、各種パラメータを決定する必要がある。

Table 2 Simulation condition.

Input voltage $v_{in}$ [V]	430
Output voltage $v_{out}$ [V]	300
Inductance $L$ [ $\mu$ H]	80
Transformer exciting inductance $L_m$ [mH]	1
Transformer leakage inductance $L_{l121}, L_{l122}$ [nH]	200
Drain-source capacitance (with snubber) $C_{ds}$ [pF]	500
Winding ratio $N$	1

## 4. シミュレーション

Fig. 1 のプッシュプル回路において、Table 2 の回路定数を用いてシミュレーションを実施し、提案ダイオードサージ電圧抑制法の効果を確認する。

Fig. 12 に一次側スイッチターンオン時の各部電圧電流波形を示す。インダクタ電流  $i_L$  が励磁電流  $i_{Lm}$  以下になった時刻において、余剰励磁電流  $i_{surplus}$  が一次側と二次側のスイッチ素子経路のキャパシタンスに応じて分配され、一次側スイッチ SW1 電圧  $v_{sw1}$  が放電、二次側スイッチ SW3 電圧  $v_{sw3}$  が充電しているのがわかる。この場合の電圧降下時間はおおよそ  $1.3 \mu\text{s}$  である。二次側を流れる余剰励磁電流は二次側スイッチ SW3 電流  $i_{sw3}$  の負の部分であり、定常電圧到達時は 1A であり、負荷電流直流成分 10A に対し、充分低減できている。経路に存在するインダクタンス成分に蓄積されるエネルギーを低減することで、ダイオードサージ電圧は 30V となり、提案方式の効果を確認できた。

## 5. 実機検証

提案方式の効果を実証するため、3種類の条件 ((a) 高  $dv/dt$  (b) 低  $dv/dt$  (c) 提案方式) でスイッチング試験と損失比較を実施する。試作した回路は Fig. 1 のプッシュプル回路で、回路定数は Table 3 に示す。平滑リアクトルは薄帯ナノ結晶軟磁性材 (ファインメット: 日立金属) を用い、提案方式においてはインダクタ電流の下限値を励磁電流以下にするため、他方式より小さい  $80 \mu\text{H}$  としている。また、提案方式は磁束密度変化が増加するため、フリンジング磁束に起因する損失の低減を目的に、ギャップ部のコアを指数関数形状

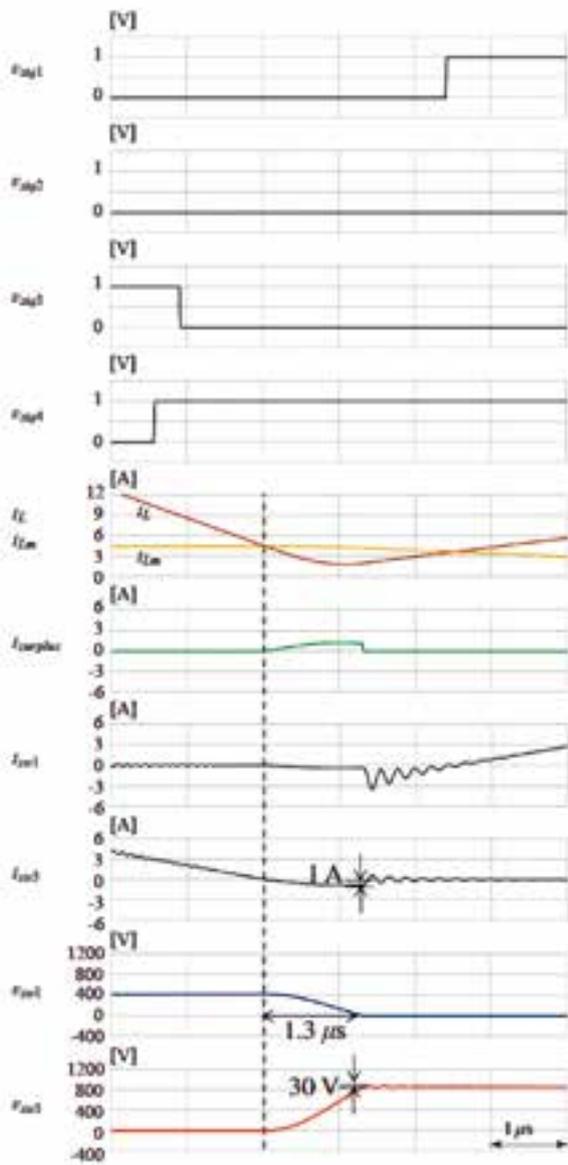


Fig. 12 Calculated waveforms when the primary-side switch turns on (proposed method)

に面取りし、外周薄帯の磁束集中緩和と巻線鎖交磁束低減を図っている<sup>10)</sup>。  $dv/dt$  の調整はゲート抵抗を用いて行い、高速時は  $2\ \Omega$ 、低速時は  $100\ \Omega$  とした。一次側及び二次側のスイッチ素子（同期整流のため）には SiC-MOS(CPM2-1200-0025B : Cree) を用いた。

Fig. 13 にターンオン時の電圧電流波形（3 kW 出力時）を示す。高  $dv/dt$  の場合、電圧電流波形の重なりは少ないためターンオン損失は低減できるが、サージ電圧は 500 V にも達している。低  $dv/dt$  はサージ電圧が 50 V に減っているが、スイッチ損失が 500  $\mu\text{J}$  発生し、スイッチング周波数が 20 kHz の場合、スイッチ 2 個で合計 20 W のターンオン損失が発生する。これに対し、提案方式はサージ電圧 30 V であり、ZVS 動作によりターンオン損失が発生しない。

Fig. 14 に損失比較（入力電圧 400 V、出力電圧 300 V、出力 3 kW）を示す。(a) 高  $dv/dt$  の場合が最も損失が小さいが、Fig. 13 (a) に示した様に、サージ電圧は 500 V に達しており、スナバもしくは耐圧強化などの対策が必要となる。例えば、サージ電圧を 200 V 程度になるように、二次側スイッチ素子と並列に RC スナバ ( $R = 130\ \Omega$ ,  $C = 1100\ \text{pF}$ ) を挿入した場合は大幅な損失増加を招く ((a)' 高  $dv/dt$  + スナバ)。 (b) 低  $dv/dt$  の場合、スナバを用いなくてもサージ電圧を抑制できているが、背反としてターンオン損失が増加している。これらに対し、(c) 提案方式はインダクタ電流リプルが増加することで、導通損及び鉄損は増加するが、ターンオン損失が発生しないため、3 条件の中で最も低損失でサージ電圧を抑制できている。

本方式を適応した出力電力に対するプッシュプル型 DC-DC コンバータの効率測定結果を Fig. 15 に示す。スナバレス及び ZVS で駆動する本サージ電圧抑制法を用いることにより、SiC-MOSFET や薄帯ナノ結晶軟磁性材の低損失材料の恩恵を享受でき、3 kW 出力時に 98.5% (損失の内訳は図 14) の高効率を実現した。

Table 3 Experimental condition.

	(a)high $dv/dt$	(b)low $dv/dt$	(c)proposed
Input voltage $v_{in}$ [V]	400	400	400
Output voltage $v_{out}$ [V]	300	300	300
Inductance $L$ [ $\mu\text{H}$ ]	300	300	80
Transformer exciting inductance $L_m$ [ $\mu\text{H}$ ]	10	10	10
Drain-source capacitance (with snubber) $C_{ds}$ [ $\mu\text{F}$ ]	500	500	500
Gate resistance $R_g$ [ $\Omega$ ]	2	100	10
Winding ratio $N$	1	1	1
Switching frequency (3 kW) $f_{sw}$ [kHz]	20	20	18

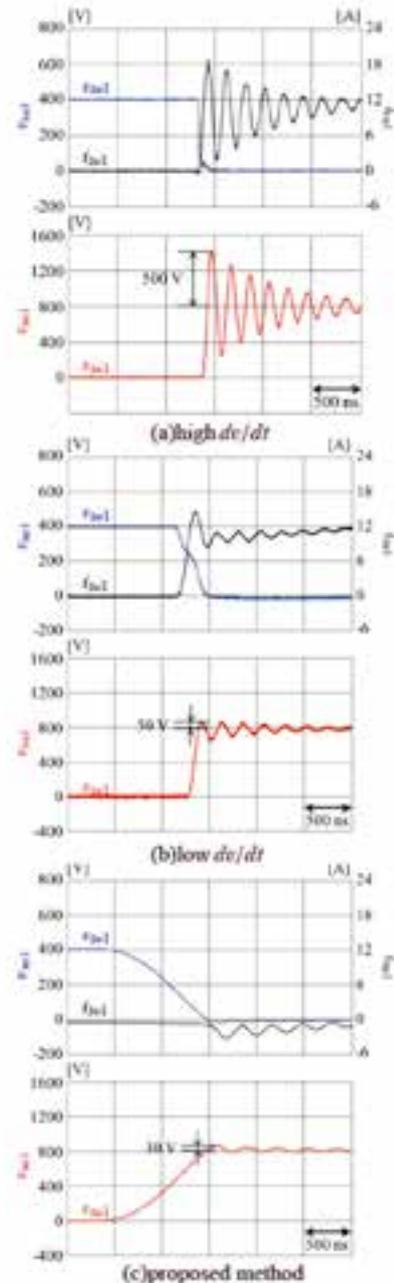


Fig. 13 Experimental waveforms when the primary-side switch turns on ( $v_{in} = 400\text{V}$ ,  $v_{out} = 300\text{V}$ ,  $P_{out} = 3\text{ kW}$ )

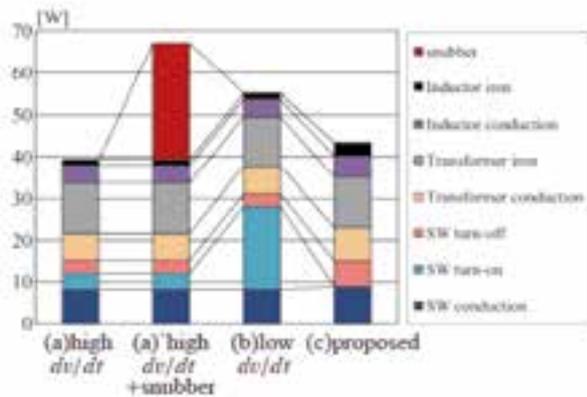


Fig. 14 Loss breakdown ( $v_{in} = 400V$ ,  $v_{out} = 300V$ ,  $P_{out} = 3kW$ )

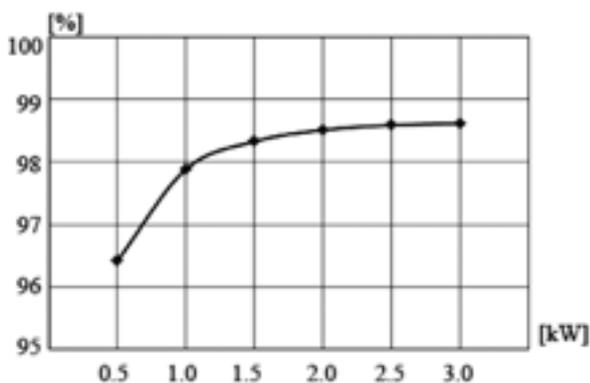


Fig. 15 Experimental result of the converter efficiency on the proposed method ( $v_{in} = 400V$ ,  $v_{out} = 300V$ )

## 6. むすび

プッシュプル方式の絶縁型 DC-DC コンバータにおいて、一次側スイッチがオフ状態の間に二次側を還流しているインダクタ電流を変圧器の励磁電流以下にする領域を設け、二次側を還流できなくなった励磁電流により一次側素子の端子間静電容量の充放電と二次側素子の端子間静電容量の充電を行うことで、プッシュプル方式の DC-DC コンバータの課題である二次側サージ電圧を効果的に抑制する手法を提案した。本方式を適応した試作機を製作して実機評価した結果、効率は 98.5 % であり、提案方式の有用性を示した。

## 参考文献

- 1) 株式会社富士経済：「HEV, EV 関連市場徹底分析調査」、2015 年版 (2015)
- 2) 朝倉 薫, 馬場崎 忠利：「データセンタにおける高電圧直流給電技術」, 平成 22 年電気学会産業応用部門大会, 1-S15-4, pp.127-130(2010)
- 3) F.Krismer, J.Biela, J.W.Kolar：「A Comparative Evaluation of Isolated Bi-directional DC/DC Converters with Wide Input and Output Voltage Range」, IEEE Industry Applications Society Annual Meeting, Vol. 1, pp.599-606(2005)
- 4) 井上 重徳, 赤木 泰文：「双方向絶縁型 DC/DC コンバータの動作電圧と損失解析」, 電学論 D, 127 巻 2 号, pp.189-197(2007)
- 5) 松田 朋浩, Giuseppe Guidi, 河村 篤男, 今久保 知史, 平尾 俊幸, 軸丸 武弘：「高効率絶縁型 DC-DC コンバータの試作とその評価」, 平成 24 年電気学会産業応用部門大会, 1-92, pp.391-394(2012)
- 6) 比嘉 隼, 伊東 淳一：「ライニングキャパシタトポロジーを適用した DAB コンバータの ZVS 範囲拡大に関する基礎検討」, 平成 27 年電気学会産業応用部門大会, 1-58, pp.265-268(2015)
- 7) 吉沢 克仁, 中島 晋, 目黒 卓, 備前 嘉雄, 荒川 俊介, 三木 裕彦：「ナノ結晶軟磁性材料「ファインメット」の磁気特性とその応用」, 電気学会マグネティックス研究会資料, 1997(61), pp.1-8(1997)
- 8) 水嶋 隆夫, 小柴 寿人, 内藤 豊, 井上 明久：「Fe 基金属ガラス粉末を用いた圧粉磁芯の作製と応用」, 粉体及び粉末冶金, 第 54 第 11 号, pp.768-772(2007)
- 9) 中林 幸久, 藤崎 誠司, 寺園 勝志, 原 英則, 井手 耕三：「高パワー密度 AC-AC コンバータの開発」, 平成 24 年電気学会産業応用部門大会, 1-01-2, pp.51-56(2012)
- 10) T.Tera, H.Taki, T.Shimizu：「Loss Reduction of Laminated Core Inductor Used in On-board Charger for EVs」, IPEC Hiroshima 2014, pp.876-882(2014)

著者



白川 和博

しらかわ かずひろ

エレクトリフィケーション機器技術2部  
電力変換器の開発・設計に従事



徳舛 彰

とくます あきら

エレクトリフィケーション機器技術2部  
電力変換器の開発・設計に従事



高橋 将也

たかはし まさや

Eco Mobility システム開発部  
電力変換器の研究・開発に従事



寺 貴広

てら たかひろ

機械・エネルギー開発部  
電力変換器の研究・開発に従事



瀧 浩志

たき ひろし

機械・エネルギー開発部  
電力変換器の研究・開発に従事



清水 敏久

しみず としひさ

首都大学東京大学院工学研究科電気工学  
専攻教授 工学博士  
電力変換器の研究に従事

