

# 特集 LSI と電子機器の電磁環境性能向上技術\*

## Technology to Improve EMC Reliability in LSI and Electronics

市川 浩司

Kouji ICHIKAWA

櫻井 礼彦

Yukihiko SAKURAI

津田 剛宏

Takahiro TUDA

岩瀬 功

Isao IWASE

村里 和貴

Kazutaka MURASATO

永田 真

Makoto NAGATA

Increasingly computerized on-vehicle electronic devices require LSI circuits with high performance. For example, an engine electronic control unit requires a microcontroller with an operating frequency of at least 100 MHz, and navigation systems require LSIs with even higher performance.

However, power supply current consumption of LSIs is increasing due to the higher operating frequencies and larger circuits, thus generating greater power supply noise. In addition, it has been pointed out that LSIs, which are increasingly being miniaturized, have a lower operating tolerance of noise because of their reduced operating voltages. To simultaneously achieve realization of the high performance/multifunction ability demanded of electronic devices and to secure sufficient reliability in this electromagnetic environment, it is necessary to improve the LSI characteristics and to design electronic devices that take into consideration such LSI characteristics. It is thought that it is necessary to establish a collaborative design environment in order to enable the design of on-vehicle electronic devices that possess the high performance and reliability characteristics demanded of today's electronics, using LSIs which are becoming increasingly susceptible to electromagnetic interference.

This report looks at the investigation of EMC problems with electronic devices with LSI and discusses the need for a model of LSI for EMC analysis. In addition, the PCB of electronic devices was analyzed using this EMC analytical model, and the need for a cooperative design was demonstrated.

**Key words:** LSI, EMC, EMI, Immunity, PCB

### 1. はじめに

電子機器の高機能化により、使用する LSI 製品の規模と数が増加の一途をたどっている。テレビ、カメラ、携帯電話などの家電・情報端末からゲーム、自動車用の制御装置に至るまで、高機能で大規模な LSI による制御が不可欠になっている。そして LSI の性能を高めるために、トランジスタの高速化・微細化が急速に進展したが、近年、その LSI 設計において解決すべき課題が山積している。

そのひとつが電磁環境適合性 (EMC: Electro Magnetic Compatibility) である。EMC とは電子機器から発生するノイズが、他の電子機器に影響を与える放射電磁雑音 (EMI) の問題と、他の機器のノイズで誤動作しない電磁雑音耐性 (イミュニティ) という二つの設計課題である。従来 EMC は、電子機器と電子機器の干渉問題として扱われてきたが、電子機器に搭載される LSI の高機能化、複雑化により、電子機器内における EMC 問題 (イントラ EMC) となり、そして LSI 自体に対応が求められるようになってきた<sup>1)</sup>

CMOS プロセスで製造される LSI は、スイッチング時にスパイク状の電流が発生する。高い周波数成分を持つこの電流が、LSI からプリント基板に漏洩することで EMI 問題が発生する。LSI ではこの高周波電流の発生を抑える技術と機器への漏洩を抑える技術が求められている。一方 LSI プロセスの微細化により、電源電圧が低下し、動作マージンが小さくなっている。これが LSI のイミュニティ性能の低下につながる懸念されている。LSI 内におけるデジタル回路のノイズがアナログ回路の特性に与える影響や、スイッチングノイズによる電源バウンス、グラウンドバウンスが LSI 内の高速信号品質に与える影響など、LSI 本来の性能確保も困難になってきている。

しかしながら、LSI の EMC 性能を設計する環境や評価・解析技術は十分に整っていない。LSI と電子機器の EMC 性能の向上と、LSI の EMC 性能を考慮した電子機器設計が可能な協調設計環境の構築が期待されている。

本論文では LSI と電子機器の協調設計の実現に向け

\* 日本信頼性学会の了解を得て、「REAJ 誌 2007 Vol. 29, No. 7 (通巻 163 号)」より、一部加筆して転載

て、LSI 内部の問題とプリント基板 (PCB) の関係について調査し、EMC 解析技術について検討する。車載電子機器を題材にして、LSI 内部のノイズがプリント基板にどのように影響するか、あるいはプリント基板のノイズが LSI の内部にどのような影響を及ぼすか、それぞれ 2 章、3 章で述べる。またそれぞれの現象に対しチップ内を直接観測し、LSI 内部の電源、グラウンドパワンスの様子や信号品質への影響について 4 章で調査する。5 章で LSI と電子機器の協調設計の例を示し、有効性について検証する。

## 2. 電子機器への LSI ノイズの伝搬 (エミッション)

車載電子機器を低ノイズに設計するには、マイコン等の LSI が発生するノイズを抑制することが重要である。Fig. 1 はノイズ性能が異なる LSI (同一機能、同一端子配列) を同じプリント基板に実装した際のノイズ伝搬の差を示した結果である。この評価はプリント基板の約 1 mm 上の磁界を測定した結果であり、基板に漏洩する高周波電流の量と経路が評価できる。Fig. 1 の結果より LSI のノイズ量の差が、プリント基板への伝搬量と伝搬範囲に大きな差があることが理解できる。この差をプリント基板設計で対策するには、パターンの変更コスト、設計期間の長期化という問題が生じる。

車載用マイコンを提供する多くの国内半導体メーカーは「低ノイズマイコン」と謳った製品をラインナップしている。また、半導体のノイズ評価の方法は、近年、IEC (International Electro-technical Commission) にて標準化された。このように EMC を対処療法ではなく、設計課題のひとつとして認識され始めているが、車載電子機器の更なる高機能化と低コスト化を実現していくためには、LSI の低ノイズ化技術とそれを活かす電子

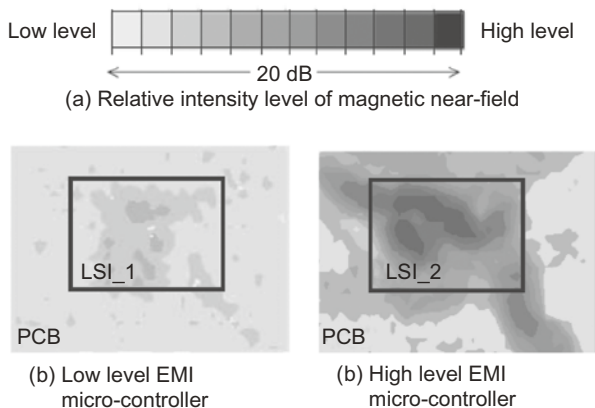


Fig. 1 Results of magnetic near-field measurement for two micro-controllers

機器設計法の両面で更なる検討が必要とされている。

LSI の低ノイズ化を実現するためには、

- ・高周波電流の発生量を抑える
- ・高周波電流の外部への伝搬量を抑える

ことが必要である。代表的ないくつかの手法については Fig. 2 に示したが、これらはすでに多くの文献等で報告されているので、詳細は省略する<sup>2)~6)</sup>しかし、

- (1) 集積度の向上により、ノイズの発生量が増え、かつ高周波化している
- (2) 低コスト化のためにチップ内での対策が十分にできない場合が多い
- (3) ノイズの高周波化とパッケージ構造の変化により、プリント基板への伝搬経路が複雑になっている

等の理由から、低ノイズ LSI の実現が難しくなっている。特に (3) についてはノイズの高周波化により、LSI ピン間の誘導性結合、プリント基板と LSI の容量性結合による伝搬が無視できない<sup>7)</sup> 例えば、LSI をプリント基板に実装した場合、LSI チップと、リードフレーム、プリント基板の間には Fig. 3 に示すように約 7 pF の寄生容量  $C_{ip}$  が存在する (LSI と PCB により容量値は異なる)。この寄生容量により、インピーダンス (Zip) は、LSI の電源 - GND 端子間のインピーダンス ( $Z_{vs}$ ) に比べて 350 MHz ( $f_T$ ) 以上で小さくなる。この寄生容量の存在により同じ LSI を実装しても LSI 直下のプリント基板のレイアウトにより、ノイズレベルも Fig. 4 のように異なる結果になる。このように電子機器と LSI の実装状態により、ノイズ伝搬特性が異なるために、双方協調した設計が求められているが、そのような設計ツール、環境は整っていない。

## 3. 電子機器から LSI へのノイズ伝搬 (イミュニティ)

LSI のイミュニティ性能を評価する方法も、エミッション性能と同様に IEC で標準化されている。そのひ

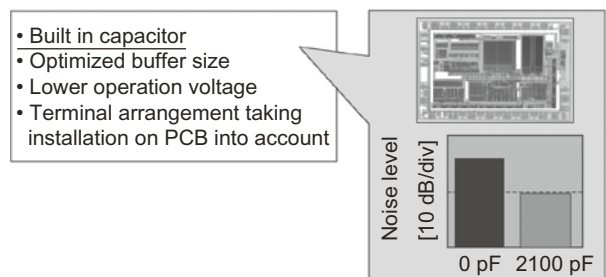


Fig. 2 Examples of methods enabling noise reduction in LSI

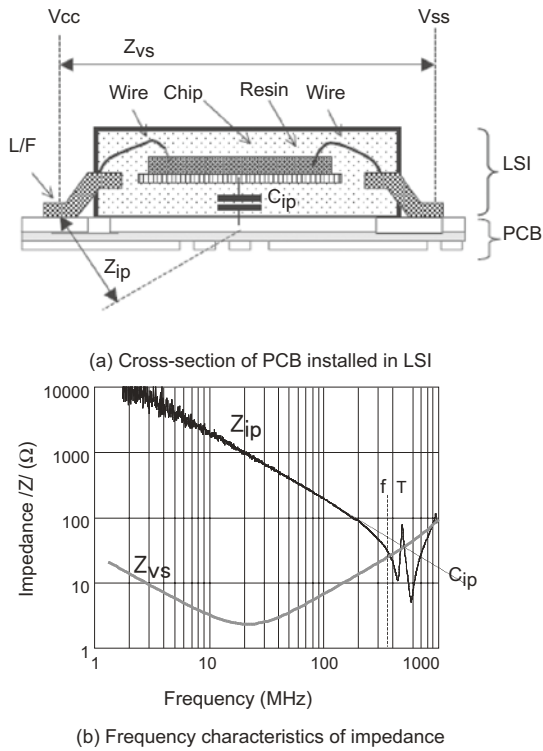


Fig. 3 Characteristics of impedance between LSI and PCB

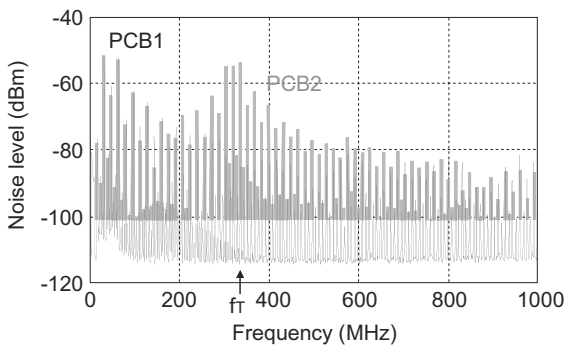


Fig. 4 Noise evaluation results evaluation for two types of boards

とつ、DPI法<sup>8)</sup>と呼ばれる方法は Fig. 5 のような構成で試験を行う。試験する信号（ノイズ）を信号発生器から出力し、アンプで増幅したのち、バイアスティ等でDC成分を加え LSI に印加する。この入力信号の周波数と電力量を変化させ、LSI のノイズ耐性を評価する。LSI の端子までのプリント基板の配線は特性インピーダンス 50 Ω で設計されているが、LSI のインピーダンスは一樣でないため、印加しようとする電力の一部は LSI 端子部分で反射する。LSI に注入したノイズ量を把握するためには、方向性結合器とパワーメータで進行波電力と反射波電力を測定する必要がある。

2 種類の LSI を評価した結果を Fig. 6 に示す。縦軸がパワーメータで測定した進行波電力を示している。Fig. 6(a) の結果は、LSI\_B の方が LSI\_A と比べてイミュニティ耐量が高いことを示している。この 2 種類のサンプルを車載の電子制御装置に実装し ESD 試験を行った結果を比較したところ、Fig. 6 (b) に示すように、LSI\_B を使用した電子制御装置の ESD 耐性が高いと

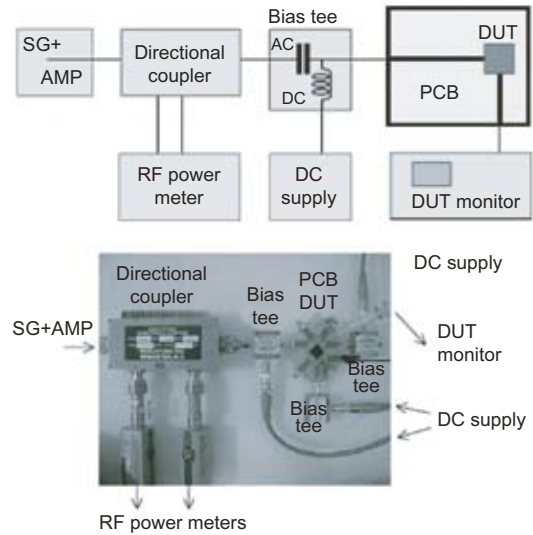
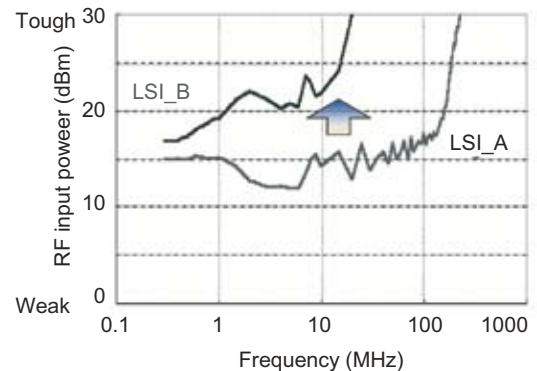
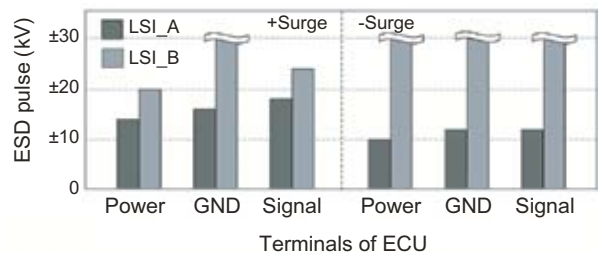


Fig. 5 Measurement set up of DPI method



(a) Test result of LSI by DPI method



(b) ESD test results of equipment

Fig. 6 EM immunity test results of LSI and equipment

いう結果を得た。LSI 単体と電子機器でそれぞれ異なる試験方法 (DPI 法と ESD) のため、周波数特性に差異はあるが、耐性の大小関係は評価できている。電子機器設計においてイミュニティ耐量が優れた LSI を選択することや、LSI の性能を考慮した設計が電子機器のコストの低減、設計期間の短縮に必要である。しかしエミッションと同様に LSI の特性を考慮した設計・環境はできていない。

4. オンチップ波形観測による LSI 内部の EMC 評価

前章にて LSI の EMC 性能が電子機器に及ぼす影響を調査した。本章ではこのエミッション、イミュニティという二つの特性に対し、LSI 内部を直接観測し現象の確認を行なった。

4.1 LSI 内部の波形観測装置

LSI 内部のノイズを直接観測する機構を Fig. 7 に示した。<sup>9)</sup> 観測回路は、参照電圧発生機構 (Reference Voltage Generator: VG), サンプリングタイミング発生機構 (Sampling Timing Generator: TG), データ処理ユニット (Data Processing Unit: DPU) からなる波形取得機構部と、複数の検出フロントエンド (Probing Front-End: PFE) から構成される。PFE では被評価信号をソースフォロアで検出し、その出力をコンパレータで比較する。このときのコンパレータの参照電圧は 10 ビット電圧精度のインクリメンタル DAC (Digital Analog Converter) で生成する。また、比較するタイミングは TG で生成される。TG は 10 ビットのインクリメンタル遅延生成回路になっており、波形取得対象の 1 周期を 10 ビットの時間分解能で分解し、測定タイミングのポイントを発生する。つまり被測定波形の振幅と位相をそれぞれ 10 ビットの分解能で繰返し評価することで、測定波形を取得することが可能である。観測回路のチップ写真を Fig. 8 に示す。

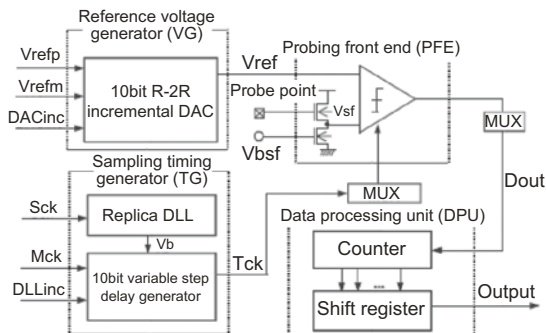


Fig. 7 Architecture of waveform acquisition

4.2 LSI 内部ノイズの発生

LSI 内部の波形観測の対象となるのは、32 個の 24 ビットシフトレジスタ (Shift Register: SR) とクロック供給回路である。32 個の SR はそれぞれ独立に動作を規定することが可能であり、また動作を停止しクロック供給回路のみ動作させることができる。このデジタル回路は 0.18 um プロセス、電源電圧は 1.8 V である。

LSI 内部の電源ノイズ評価結果を Fig. 9 に示す。これは SR の出力ビットパターンを “0101” とした場合と “0000” の場合の結果である。SR のビットパターンが “0101” の場合、クロック供給回路の動作に加えてビットパターンの活性化により論理回路の動作が生じるため、より大きい電源変動が生じる。

電源変動は動作周波数の 20 MHz の 1 周期 50 ns に加え、データの切り替えタイミングであり電流変化が生じる 25 ns ごとに電位レベルが変動している。またそれらタイミングの 3 倍の周波数である 120 MHz (1 周

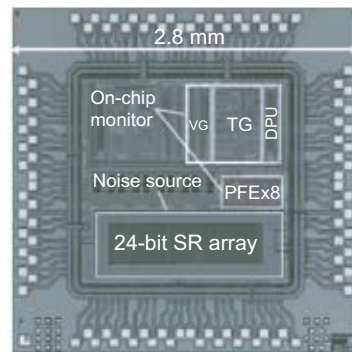


Fig. 8 Die photo

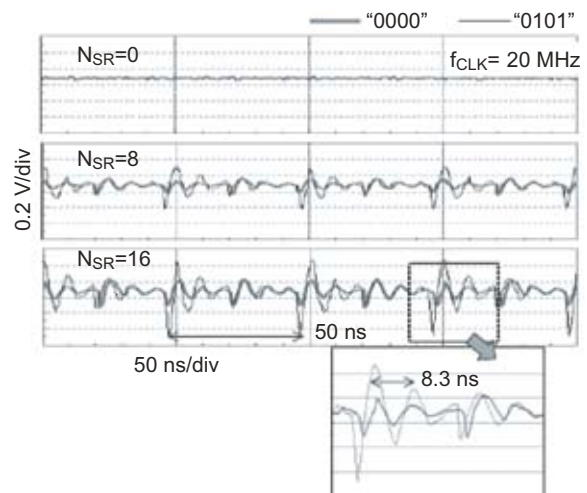


Fig. 9 On-chip Vdd waveforms under various operating conditions



期約 8.3 ns) の振動が観察された。そして回路の動作規模と発生するノイズ量は Fig. 10 に示すようにほぼ線形に増加することが確認できた。クロックに同期して動作するトランジスタが多いほどノイズが増大していることが理解できる。

LSI 内で発生した高周波電流は LSI とプリント基板のインピーダンスにより、プリント基板に漏洩する量が決まる。プリント基板への影響を考えるためには、この LSI 電源系のインピーダンスと LSI 内部で発生する高周波電流量の情報が必要となる。

### 4.3 外部ノイズによる LSI 内部への影響

エミッションの問題と異なり、ノイズ注入時の誤動作のメカニズムおよび設計技術は十分に確立されていない。誤動作する要因・現象が対象となる回路で異なり、限定しにくいことがその理由である。例えばデジタル回路では信号遅延等による論理動作不良が、アナログ回路ではオペアンプのオフセット変動などが、誤動作のメカニズムとして考えられる。しかしこのような異なる現象の直接的な理由が、共通して電源、グラウンドの電位変動であることは、指摘されている。<sup>10)11)</sup>ここではデジタル回路における電源変動の影響について検討する。

4.1 節で述べた LSI 内部の波形観測回路を用いて、ノイズ注入時のデジタル回路の影響について確認した結果を Fig. 11 に示した。これは LSI 内にレイアウトされたバッファ回路の電源配線、GND 配線、信号配線を測定した結果であり、Fig. 11(a) は 10 MHz を、Fig. 11(b) は 600 MHz のノイズを注入した結果である。周波数が異なるノイズ信号の印加電力を同じとしたが、LSI 内部に及ぼす影響は異なっている。これは Fig. 12 に示した

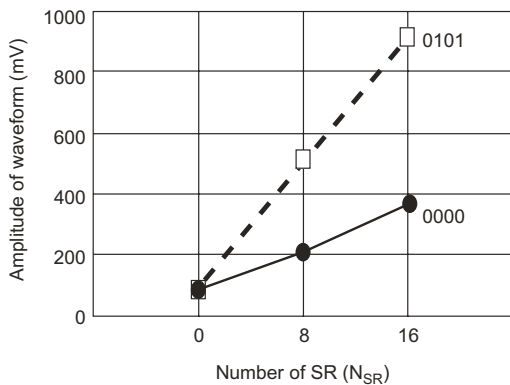
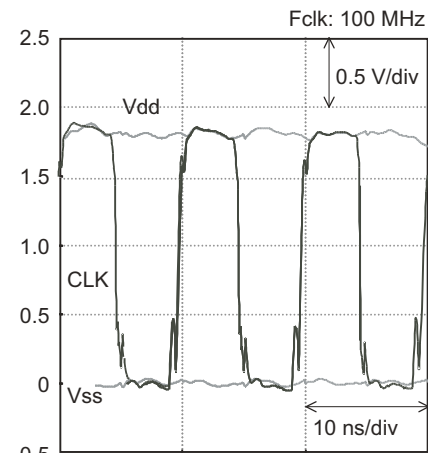


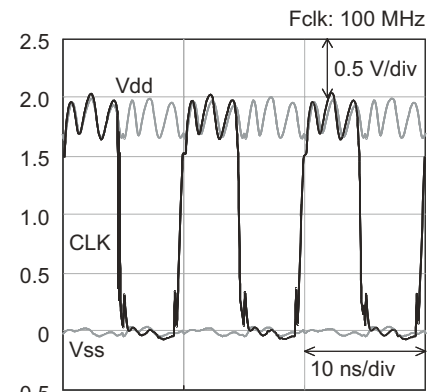
Fig. 10 Vdd noise amplitudes at various activity levels

LSI の入力インピーダンス特性に起因する。LSI のインピーダンス値が大きいと注入電力の多くは反射し、LSI 内部への影響は小さい。インピーダンスが低くなると注入される電流量が大きくなり、チップ内の電源配線に大きな電位変動を及ぼしている。Fig. 11 にその影響について観測した結果を示した。LSI 内部の電源変動はデジタル回路の動作マージンを低下させ、論理動作が不安定になる。アナログ回路では入力信号レベルと電源電圧の関係がノイズにより変動することで、回路が機能しなくなる場合もある。

LSI 内部に注入された電流は、LSI の内部インピーダンス値に従い電源、グラウンドバウンスが生じ、それが誤動作の要因になる。エミッションの場合と同様にチップ内のインピーダンス値と誤動作するバウンスの程度の情報がプリント基板解析において必要である。



(a) Frequency 10 MHz, RF power 10 dBm



(b) Frequency 600 MHz, RF power 10 dBm

Fig. 11 Results of observation of waveforms of clock signal, Vcc, Vss and substrate on chip under noise impressed

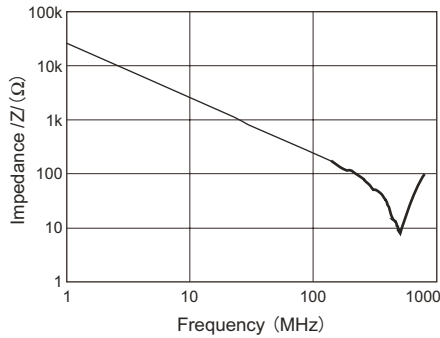


Fig. 12 Measured impedance characteristics between Vcc and Vss of PCB where LSI is mounted

### 5. 電子機器設計への EMC シミュレーションの適用

4章で LSI の EMC 性能が電子機器のプリント基板に及ぼす影響について、チップレベルから検証を行った。本章ではこの結果より、電子機器の EMC 性能をシミュレーションで解析するための LSI のモデリングについて検討する。

#### 5.1 エミッション解析

LSI の特性を考慮してプリント基板解析を行うためにはシミュレーション（ノイズ源）モデルを準備する必要がある。当然、LSI の設計情報すべてを解析の対象にすることは現実的ではない。ノイズ解析に限定した、解析負荷が軽いモデルが必要である。

LSI の電源-GND 間に流れる電流がノイズの主要因であることは 2 章で述べた。このような場合、LSI のノイズ源は Fig. 13 のようなモデルを想定することで、機器のノイズ伝搬をよく説明できることが示されている。<sup>12)-16)</sup> モデルは LSI の各電源端子、各電源系端子間のインピーダンス成分、および回路動作時に発生するスイッチング電流を高周波電流源とした等価回路から構成される。

このモデルの有効性を以下のように確認した。プリント基板やマイコン以外の部品に対するモデル化誤差

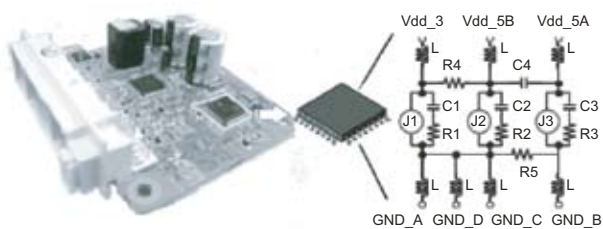


Fig. 13 LSI model for EMI analysis

の影響を小さくし、マイコンのモデル精度を検証するために、Fig. 14 のような単純な構成の評価基板を用いた。この基板の解析結果を Fig. 15 に示した。Fig. 15 にはコンデンサ (VCC 用と AVCC 用) を未実装とした場合の結果も示した。1 GHz までよく一致した結果であり、シミュレーションモデルとして適用が可能である。

LSI とプリント基板の協調解析の例として、電子機器のプリント基板の解析を行った結果を Fig. 16 示す。この例は Fig. 15 の解析結果に用いた LSI の端子配列 (VSS 端子の位置) を仮想的に変更した結果と比較した。VSS 端子と電源端子の距離が長くなると電源端子に接続するバイパスコンデンサへの配線インピーダンスが高くなり、プリント基板にノイズが広範囲に伝搬する。この差は LSI 単体のノイズレベル評価では差が生じにくい特性である。またこの電源端子、VSS 端子の位置関係が適切でない場合でも、LSI のノイズレベルが低ければプリント基板設計上考慮しなくてもよい。LSI 設計側からは LSI 自体の低ノイズ化を実現する一方で、プリント基板設計という観点で LSI の端子配列を検討することが重要である。電源、GND 端子の数が多最近の LSI では非常に複雑な伝搬経路になることが予想でき、シミュレーションを活用した設計環境の整備が期待されている。

このように LSI のシミュレーションモデルを活用することで、プリント基板設計の優先順位を決定することができ、不必要なノイズ対策部品を採用することなく、短期間で EMC 品質を確保することができると考えている。しかしながら 2 章で述べたように、LSI からのノイズの伝搬には、電源系端子以外からの経路も考慮することが必要であり、シミュレーションモデルはさらに改善しなければならない。

#### 5.2 イミュニティ解析

電子機器製品のイミュニティ解析の例を示す。<sup>17)-19)</sup>

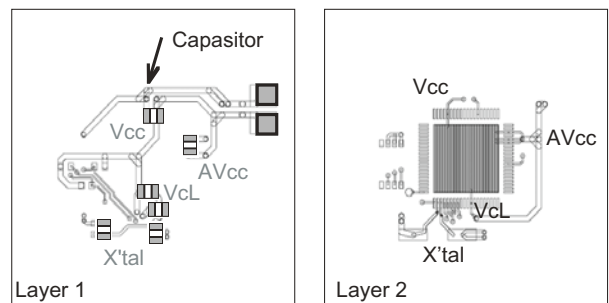
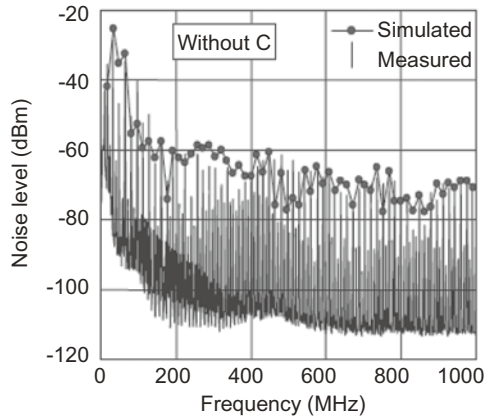
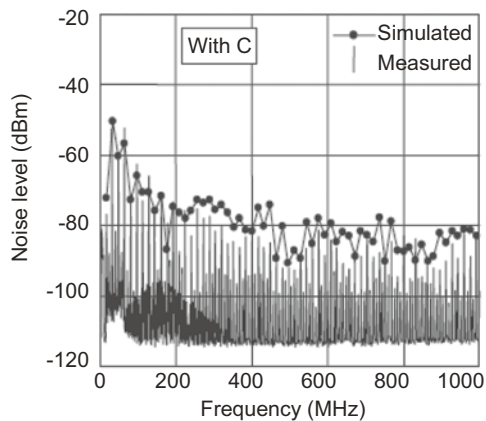


Fig. 14 Layout of PCB intended to evaluate the analysis accuracy



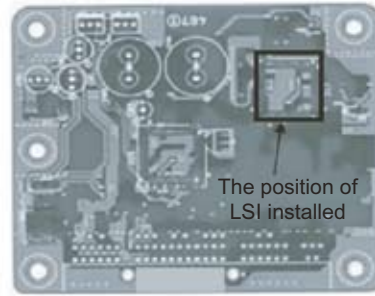
(a) Without capacitor



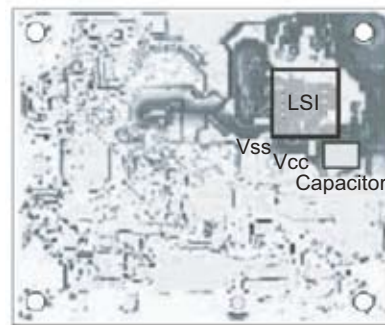
(b) With capacitor

Fig. 15 Comparisons between simulated and measured EMI spectra

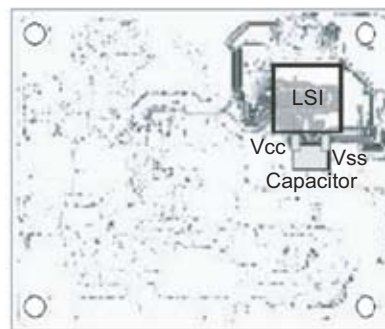
Fig. 5 に示した DPI 法 (IEC62132-4) の試験結果をシミュレーションで確認する. 使用した LSI のモデルはエミッション解析用のモデルを利用した. 4 章で説明したように LSI の誤動作の原始的なモデルとして LSI 内の電源変動を考える. この電源変動を解析するには, 電源端子間のインピーダンスが必要であり, Fig. 13 のモデルを用いて解析が可能である. Fig. 17 は Fig. 16(a) と同じ電子機器について外部からノイズを印加した際の近傍磁界の測定結果である. 図中に示した箇所からノイズを印加した場合の LSI までの伝搬経路の確認が可能である. Fig. 18(a) は同じ条件でその経路をシミュレーションした結果である. Fig. 17(a) と Fig. 18(a) はよく一致し, シミュレーションの有効性を確認できた. Fig. 17(b), Fig. 18(b) はこの伝搬経路上にコンデンサを実装した結果である. シミュレーションと近傍磁界の測定結果, LSI に伝搬したノイズ量は低減した様子がシミュレーションと実測で確認できた. またイミュ



(a) PCB circuit of automotive electronic equipment that extracts power supply wiring.



(b) The terminal positions are improper and the range of the noise propagation is wide.



(c) The terminal positions are proper and the range of the noise propagation is narrow.

Fig. 16 Influence on PCB noise propagation of LSI terminals array

ニティ試験時に Fig. 17(a), Fig. 18(a) の条件ではマイコンがリセットするという現象が観測されたが, Fig. 17(b), Fig. 18(b) ではリセットは生じなかった.

このようにノイズの伝搬経路が解析できれば適切な対応を設計時に検討することができる. またエミッション解析と同様に LSI の性能が良い場合には, ノイズが印加されても対策が必要無い場合もある. このようなマイコンのイミュニティ性能を考慮した解析を行うために, シミュレーションモデルの更なる改良が必要である.

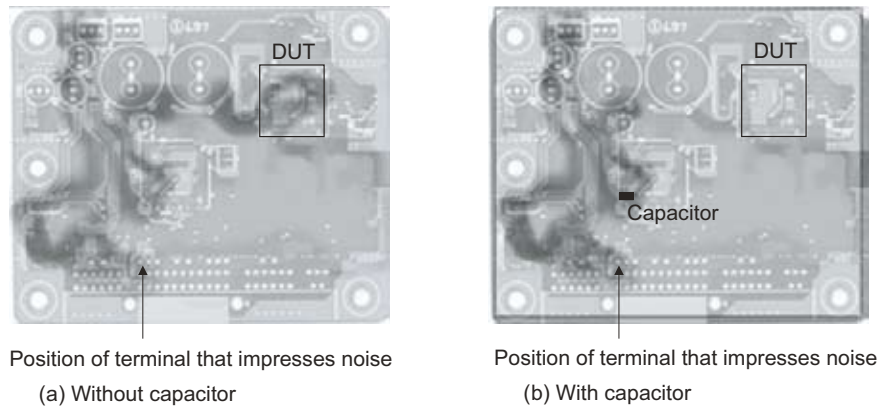


Fig. 17 Comparison of immunity measurement results with and without capacitor

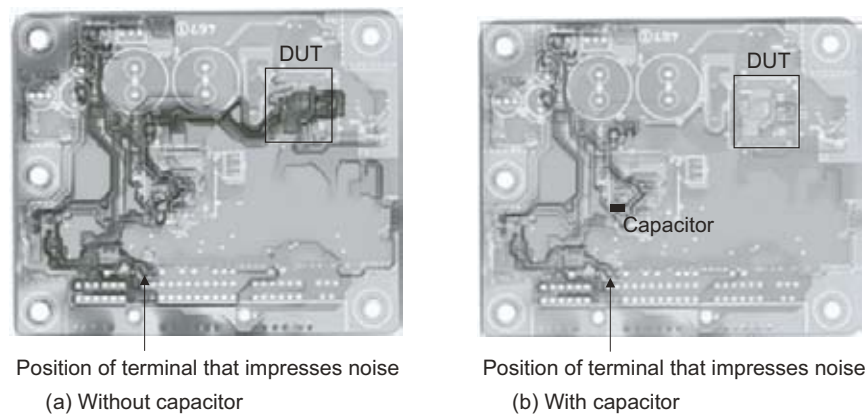


Fig. 18 Comparison of immunity simulation results with and without capacitor

## 6. おわりに

LSIのEMC性能が電子機器に及ぼす影響の調査とその特性を考慮したシミュレーションモデルを用いてEMCシミュレーションを試みた。LSIからのノイズの漏洩と外乱ノイズによる動作不良などの影響は車載電子機器のEMC性能に直接関係する。その一方で、機器の性能向上には、LSIの特性を考慮した機器設計が必要であることをシミュレーションを活用し示した。しかし高性能なLSIと電子機器への適用を考えると更なるモデルの改良を行うことが必要であると考えている。また、同時にこれらの解析を設計業務の一部として実施できる環境の開発が必要である。

## <参考文献>

- 1) 前野剛, “車載電子製品のEMC対応への取り組み”, 17thEMC・ノイズ対策への技術シンポジウム予稿集, (April 2003).
- 2) 得丸武治, “16ビットマイコンのノイズ対策”, 電磁環境工学情報, No. 122 (July 1998), pp. 75-86.
- 3) 得丸武治, “システムLSIとEMC”, 電磁環境工学情報, No. 135 (July 1999), pp. 59-71.
- 4) 得丸武治, “システムLSI開発におけるEMC対策事例”, 第6回2000EMCフォーラム (July 2000).
- 5) 市川浩司, “半導体の立場から見たEMC対策”, 15thEMC・ノイズ対策への技術シンポジウム予稿集 (April 2001).
- 6) 市川浩司, “ICにおけるラジオノイズ低減技術の確立”, 日本科学技術連盟: 第47回部課長・スタッフ



- T QM 大会 (November 1997), pp. 203-208.
- 7) K. Ichikawa, "EMI Model improvement taking LSI package structure into consideration," IEEE Symposium on Electromagnetic Compatibility (August 2006), pp. 276-279.
- 8) IEC 62132-4 Integrated Circuits - Measurement of Electromagnetic Immunity - 150 kHz to 1 GHz - Part 4: Direct RF Power Injection Method.
- 9) K. Ichikawa, "Experimental Verification of Power Supply Noise Modeling for EMI Analysis through On-Board and On-Chip Noise Measurements," IEICE Transactions on Electronics (June 2007).
- 10) 新家崇弘, "フリップフロップ IC の非対称ノイズイミュニティ特性", 電子情報通信学会総合大会講演論文集 (March. 1995), pp. 600-601.
- 11) 服部佳晋, "オペアンプ IC の RF ノイズ耐性の検討", 電子情報通信学会論文誌 B- II, Vol.J83-B- II, No. 2 (February. 1998), pp. 179-182.
- 12) 高島靖雄, "電流源による IC の電源端子電流のモデリング", 信学技法, EMCJ99-104 (December 1999), pp. 21-26.
- 13) 小川雅寿, "EMI シミュレータにおける LSI 電源モデルの記述方法の検討", 信学技法, EMCJ2000-4 (April 2000), pp. 21-26.
- 14) 鷗生高德, "LSI 電源端子電流モデルを用いた車載用 PCB の解析", 第 17 回エレクトロニクス実装学術講演大会講演論文集, 12C-16 (Dec. 2003), pp. 103-104.
- 15) K. Ichikawa, "EMI Analysis of a PCB for Automotive Equipment Using an LSI Power Current Model", 4th International Workshop on Electromagnetic Compatibility of Integrated Circuits (March 2004), pp. 38-42.
- 16) K. Ichikawa, "9. EMI Analysis of a PCB for Automotive Equipment Using an LSI Power Current Model", Electromagnetic Compatibility of Integrated Circuits (Techniques for Low Emission and Susceptibility). ISBN 0-387-26600-3 (2006), pp. 383-392.
- 17) 高橋英治, "等価内部インピーダンスを用いたシミュレーションによる LSI の EMS 評価", 信学技法, EMCJ2001-84.
- 18) Frederic LAFON, "ICEM-ICIM Modeling and Exploitation for Bus Transceivers Applications", pp.123-128, EMCCompo04 (April 2004).
- 19) K. Ichikawa, "Simulation of Integrated Circuit Immunity with LECCS Model", 17th International Zurich Symposium on Electromagnetic Compatibility (January 2006) , pp. 677-682.

<著 者>



市川 浩司  
(いちかわ こうじ)  
システム開発部  
博士(工学)  
EMC 技術開発に従事



櫻井 礼彦  
(さくらい ゆきひこ)  
システム開発部  
EMC メカニズムの研究に従事



津田 剛宏  
(つだ たかひろ)  
システム開発部  
EMC 解析の研究に従事



岩瀬 功  
(いわせ いさお)  
開発部  
EMC 評価技術の開発に従事



村里 和貴  
(むらさと かずたか)  
開発部  
EMC 評価, 解析技術の開発に従事



永田 真  
(ながた まこと)  
神戸大学大学院 工学研究科  
情報知能学専攻  
准教授 博士(工学)  
集積回路設計技術全般, 特にミックス  
トシグナル LSI やシステムオン  
チップに関する設計技術の研究  
に従事