

を形成する縦・横方向の結晶方位に大きく依存する。代表的な結晶方位に関するp型およびn型のピエゾ抵抗素子の縦方向感度をTable 1に示す⁴⁾。最も大きな感度を得るには結晶面{110}、縦方向<111>、横方向<211>である。集積回路(IC)で広く用いられている結晶面{100}においては縦方向<110>が大きな感度を得る方向であるが、横方向も<110>となりピエゾ抵抗素子の縦感度と横感度が符合が反対で大きさが等しくなることから、受圧ダイヤモンド膜上に発生する応力(ひずみ)分布を巧みに利用して設計配置する必要がある。

3. 受圧ダイヤモンド膜の加工

拡散型圧力センサが開発された当初はシリコン基板それ自体を受圧ダイヤモンド膜として用いていた³⁾。しかしながら測定圧力レンジに合わせて基板の厚みを調整することは実用に適しない。そこで、1970年代~1980年代では、両面アライメントを行い、フォトエッチングによって受圧ダイヤモンド膜領域のSiO₂を除去しエッチング窓を開け、KOH水溶液などのアルカリエッチング液を用いた結晶異方性エッチングが用いられた。Fig. 3に異方性エッチングによるSiダイヤフラム構造の加工例を示す⁵⁾。後にエッチング液はIC製造ラインへのコンタミネーションを避けるためにアルカリ金属イオンが含まれないTMAH (Tetramethylammonium Hydroxide) 水溶液が採用されるようになった。

ダイヤフラムの厚みは出力感度に大きく影響するため制御・調整する必要がある。1970年代~1980年代では異方性エッチングの時間管理のみによって厚さを調整していた。しかしながら工程管理に課題があり、その後Siのp-n接合を用いた電気化学エッチング停止法が用いられた⁶⁾。基板にp型を用いその上にエピタキシャル成長法などでダイヤフラムとなるn型層を形成し、p型基板側から異方性エッチングを行いn型層が陽極酸化される時点でエッチングが停止する方法である。この方法によってあらかじめダイヤフラムの厚さをn型層の厚さで設計できる。さらに1990年代に入りSOI (Silicon on insulator) 基板が容易に入手できるようになり、Si活性層をダイヤフラムとして用い、中間のSiO₂絶縁層でエッチング停止させる方法が用いられるようになった。さらに、ICP-RIE (Inductive Coupled Plasma - Reactive Ion Etching) 法によるボッシュプロセス (Bosch process)⁷⁾などの深堀エッチング技術が開発され、SOIウエハとの組み合わせによるダイ

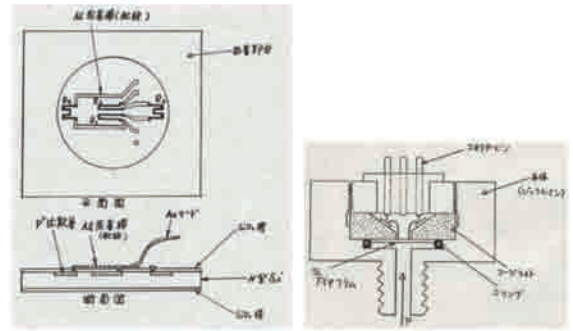


Fig. 2 Diffused type pressure sensor (1970)³⁾

Table 1 Sensitivity of p-type and n-type piezoresistors on typical crystal orientations⁴⁾

結晶面	伝導型	結晶方位		縦ピエゾ抵抗係数の値 (10 ⁻¹¹ Pa ⁻¹)
		縦方向	横方向	
[100]	p型	<110>	<110>	71.8
	n型	<100>	<100>	-102.2
[110]	p型	<111>	<211>	93.5
	n型	<100>	<110>	-102.2
[111]	p型	全方位同じ		71.8
	n型	全方位同じ		-31.2

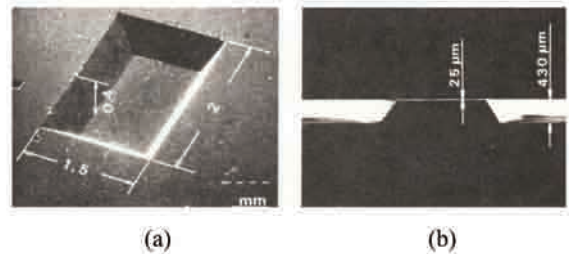


Fig. 3 Examples of Si diaphragm structure fabricated by anisotropic wet etching. Backside of (100) plane Si substrate (a) and cross section (b) (1983)⁵⁾

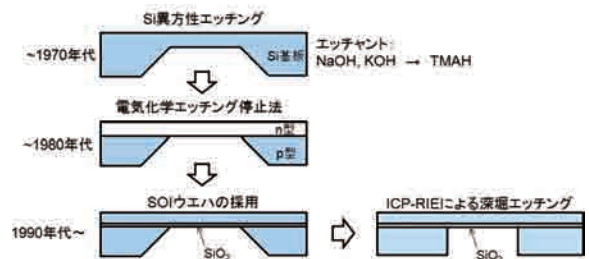


Fig. 4 Trends of diaphragm structure fabrication process technology

ダイヤフラムの厚さの調整が容易になり $0.5\mu\text{m}$ 以下の精度で調整できるようになった。Fig. 4にこれらのダイヤフラム構造加工プロセスの技術推移を示す。

4. 拡散リード構造

実際に圧力を測定する場合、特に差圧計測の場合、受圧ダイヤフラムの両側に圧力媒体が接することになる。一般に圧力センサチップの上面には拡散型ピエゾ抵抗素子、電極コンタクト部、Al配線が施されており、これらに直接圧力媒体が接することは避けなければならない。不活性ガスを除いて、多くの場合圧力媒体による化学反応が懸念される。この要求に応え拡散リード構造が開発された⁸⁾⁹⁾。受圧部上は化学的に安定な SiO_2 膜で全てを覆いその下に拡散型ピエゾ抵抗素子および電極コンタクト部間を結ぶ拡散リードが設けられている。電極コンタクト部およびAl配線は受圧部の外に設けられ、圧力媒体から隔離されるとともに圧力印加によりダイヤフラム上に発生する応力（ひずみ）から分離されている（Fig. 5）。この構造を用いることによってダイヤフラムの上下両面より圧力が印加でき差圧計測が可能となった。

さらに、拡散リードを採用することによって温度特性を改善することができた。拡散リードを採用する以前はダイヤフラム上にSiに比べ約10倍の熱膨張係数を持つAl配線が複数本配置形成されており、温度変化によって部分的に薄く加工されているSiダイヤフラムとAl配線のバimetal効果によってダイヤフラムが変形したり、軟らかいAlと硬いSiおよび SiO_2 膜の3層構造によると思われる熱ヒステリス特性が観測された（Fig. 6(a)）。そこで、拡散リードを採用することによってダイヤフラム上からSiおよび SiO_2 以外の異種材料を除くことによって安定な温度特性を得ることができた（Fig. 6(b)）。

この拡散リード構造は以後、圧力センサのみでなく加速度センサなど可動部を有する半導体センサのリード取出しの基本構造となり現在も広く使われている。

5. 自己感度温度補償型圧力センサ

半導体圧力センサの検出素子であるピエゾ抵抗素子は一般にボロン（B）の不純物拡散によるp型抵抗素子であり、実用的な不純物濃度（ $10^{18}\text{cm}^{-3}\sim 10^{20}\text{cm}^{-3}$ 程度）の範囲では数千ppmと比較的大きな正の抵抗温度係数を持っている。また圧力センサの感度すなわちピ

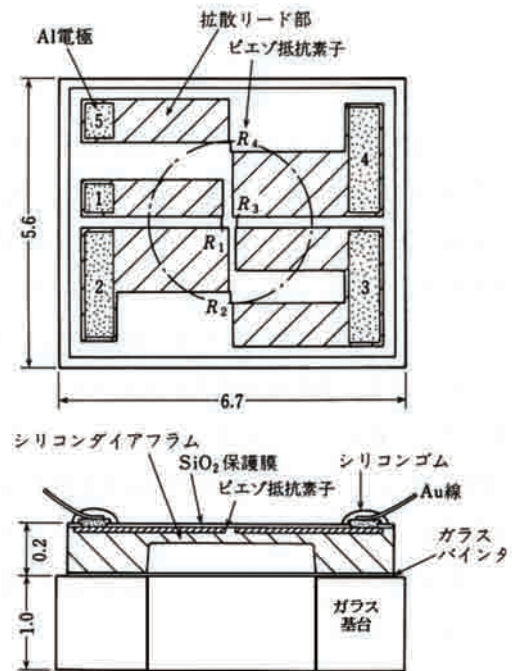


Fig. 5 Pressure sensor with diffused lead structures with diffused lead structure (1972-1975)⁸⁾⁹⁾

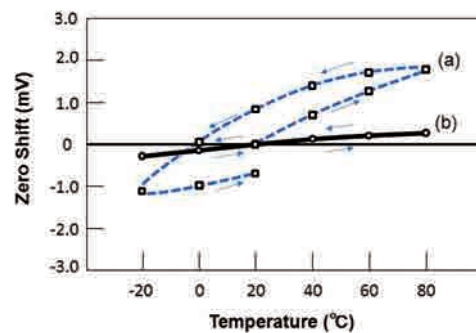


Fig. 6 Examples of zero shift temperature characteristics of diffused-type pressure sensors. Al lead-type (a) and diffused lead-type (b)

エゾ抵抗係数の温度特性に関してもまた数千ppmの比較的大きな負の感度温度係数を持っている。ピエゾ抵抗素子の抵抗温度特性は4個のピエゾ抵抗素子をブリッジ接続し差動出力にすることによって各抵抗値の同相変化をキャンセルすることができる。それでも4個のピエゾ抵抗素子の不純物濃度のわずかなばらつきがゼロ点の温度特性として現れる。これはピエゾ抵抗素子に抵抗温度係数の小さな金属抵抗体を直・並列接続することによりゼロ点の温度特性を精度よく補償することができる。

しかしながら感度温度特性は簡単なブリッジ接続などでは温度補償できない。そこで、ピエゾ抵抗素子の感度が負の温度係数を持ち、それとは反対に抵抗値が正の温度係数を持つことを利用して、定電流駆動によ

り感度の低下を補償することができる¹⁰⁾¹¹⁾。Fig. 7にp型ピエゾ抵抗素子の抵抗温度係数 α および感度温度係数 β の表面不純物濃度依存性の実験結果を示す。ここで、基準温度における抵抗を R_0 、感度を K_0 、圧力印加によって発生した歪量を ε 、定電流を I_c 、温度差を t とした場合の出力電圧 V_{out} は近似的に(1)式で示すことができる。

$$V_{out} \doteq R_0 K_0 \{1 + (\alpha + \beta)t\} \varepsilon I_c \quad (1)$$

したがって、出力 V_{out} の温度依存性は $(\alpha + \beta)$ となる。故に $(\alpha + \beta) = 0$ の関係を満足するような表面不純物濃度でピエゾ抵抗素子を製作すれば、温度変化のない出力特性が得られることになる。表面不純物濃度約 $3 \times 10^{20} \text{ cm}^{-3}$ がこの条件となる。自己感度温度補償法を用いることによってFig. 8に示すように -20°C から 80°C の温度範囲において $\pm 0.01\%/^\circ\text{C}$ の良好な感度補償が実現している。

この定電流自己感度温度補償法は前述した拡散リード構造と同じく、現在半導体圧力センサの基本型として広く使われている。

6. 動作温度限界

工業用、特に自動車用の圧力センサとして使用温度限界を知ることは重要なことである。拡散型圧力センサの動作温度限界はダイヤモンド上に形成されているピエゾ抵抗素子と基板間の電気絶縁性の温度特性に依存していると言える。もちろん実装構造の温度依存性も大きく関係していることは言うまでもないが、ここでは半導体センサとして原理的にその温度限界を検討してみた¹²⁾。

ピエゾ抵抗素子と基板間の電気絶縁性はp-n接合の逆方向電流が主に関係する。Fig. 9(a)に集中定数で表したピエゾ抵抗素子の概念図を示す。一般に逆方向電流(リーク電流)はp-n接合ダイオードの飽和電流で定義され、Si基板のキャリア濃度(n型基板の場合ドナー濃度)と真性キャリア濃度の比に関係する。ドナー濃度を大きくすればリーク電流は小さくなることに着目し、基板濃度を変え逆方向電流、抵抗値、感度の温度依存性を室温から 300°C まで測定し、動作温度限界を調べた。Fig. 9(b)にピエゾ抵抗素子の感度の温度特性を示す。通常用いられているSi基板の不純物濃度 10^{15} cm^{-3} 程度では 200°C を超えるとリーク電流の影響を受け始める。一方 10^{18} cm^{-3} 以上の基板不純物濃度の場

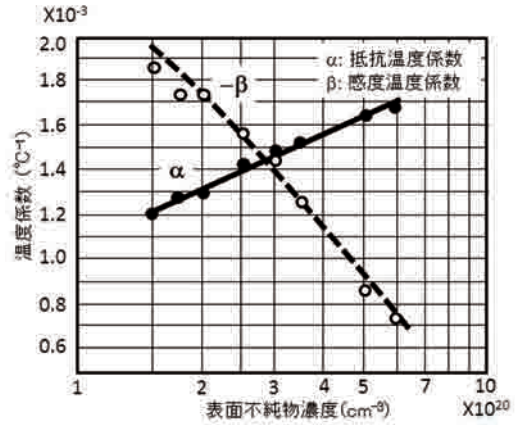


Fig. 7 Surface impurity concentration dependence of resistance and sensitivity temperature coefficient of p-type piezoresistors (1976)¹¹⁾

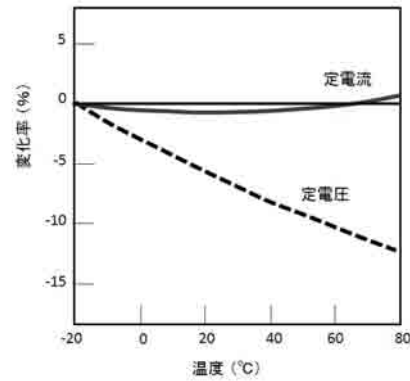


Fig. 8 Output temperature characteristics of piezoresistive pressure sensor (1976)¹¹⁾

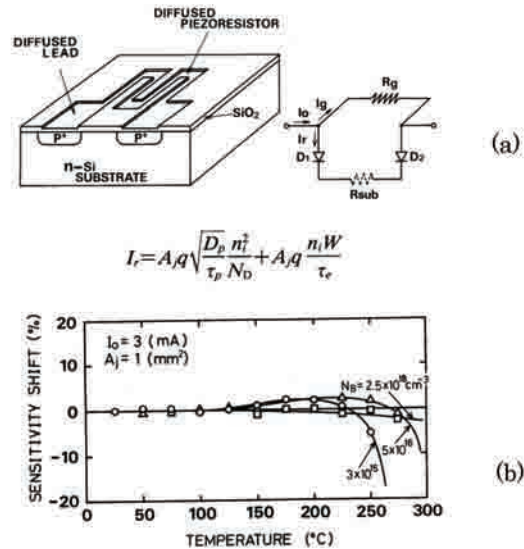


Fig. 9 Equivalent circuit of the piezoresistor (a) and sensitivity temperature characteristics of the piezoresistors (b)¹²⁾

合300℃近傍まで動作が可能であった。しかしながらp-n接合濃度が大きくなると絶縁耐圧が低下する。動作温度特性測定結果より感度が最大値から1%低下した点の温度を動作限界温度と定義し、p-n接合の絶縁耐圧の基板濃度依存性を合わせてFig. 10に示す。圧力センサの動作温度範囲は使用する電源電圧との兼ね合いで設計する必要がある。

7. 小型化

圧力センサの小型化は測定環境を乱さず設置個所に制限を受けなくかつ量産コストの点から望まれており、性能との兼ね合いを考慮し開発が進められてきた。技術上の最大の課題は受圧ダイヤフラムの加工である。従来の圧力センサは、前出Fig. 4に示すように両面アライメントを行い、表面のピエゾ抵抗素子の形成と裏面からの深いエッチングが必要である。この両面アライメントの精度はSi基板の厚さに影響される。通常用いられている4インチから6インチ径のSi基板ではウエハの厚さは最小200μm程度と考えられる。その場合両面アライメント精度は±2μmが限界と考えられる。両面アライメントの誤差によって感度のばらつきが発生する。両面アライメントの誤差による感度のばらつきを10%以内に抑えるためにはダイヤフラムの直径（あるいは1辺）は計算上0.4mm程度となる。

さらに小型化を実現するためにはアライメント精度が確保できる片面処理加工が必要となる。小型化のアプローチの一例として片面処理を実現したマイクロダイヤフラム圧力センサを以下紹介する¹³⁾。

Fig. 11にマイクロダイヤフラム圧力センサの概要構造図を示す。チップ中央に40μm角のSi₃N₄の正方形ダイヤフラムが形成されている。圧力基準室としてピラミッド状の空洞が異方性エッチングによって形成されている。空洞のエッチングはダイヤフラム周辺に設けられたエッチング孔を通して選択的に行われている。エッチング孔はプラズマCVDで封じられている。Si₃N₄ダイヤフラム上には4個のポリシリコンピエゾ抵抗素子が配置されフルブリッジが構成されている。基準圧力室はほぼ真空で封じられており絶対圧が計測できる。出力感度は圧力500kPaで1mV/Vである。

さらにFig. 12に示すような犠牲層エッチングを用いたサーフェスマイクロマシニングによる圧力センサも考案された¹⁴⁾。Fig. 13にこれまで豊田中央研究所で研究開発されたSi圧力センサの小型化の推移をダイ

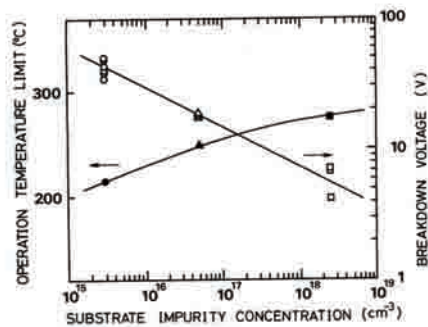


Fig. 10 Substrate impurity concentration dependence of operation temperature limit and breakdown voltage¹²⁾

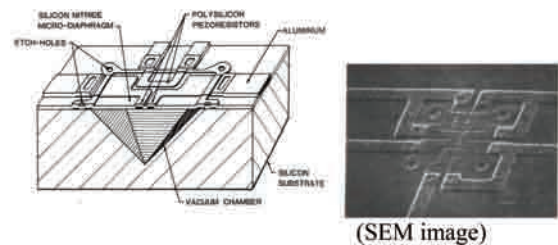


Fig. 11 Microdiaphragm pressure sensor fabricated by anisotropic etching (1986)¹³⁾

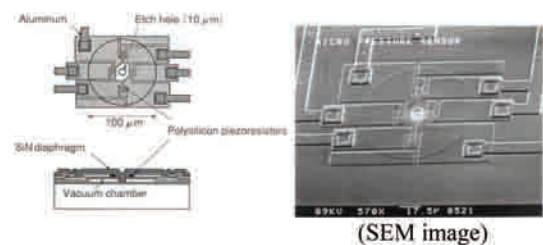


Fig. 12 Microdiaphragm pressure sensor fabricated by sacrificial layer etching (1987)¹⁴⁾

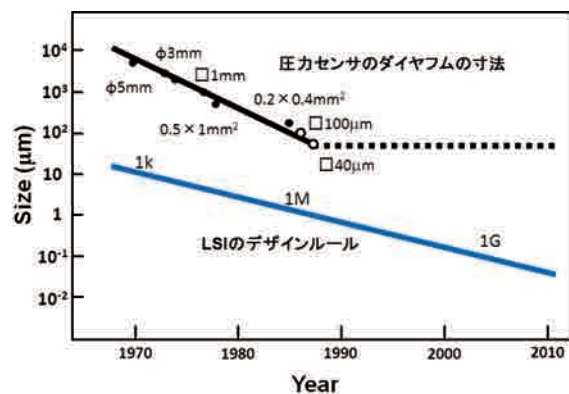


Fig. 13 Trends in miniaturization of Si pressure sensor diaphragm

ヤフラムのサイズの推移として示す。図中LSIのデザインルールの推移も参考に示してある。

8. 集積化

Si圧力センサは基板材料にシリコンを用いているので本質的に集積化に適している。ここでは、同一チップ上にセンサと集積回路（IC）を搭載したモノリシック型の集積化圧力センサに関して取り上げてみる。

Fig. 14は集積化センサの進展過程を示したものである。第3ステップが最終目標として、センサ+信号調整器（温度補償回路、増幅器はここに含まれる）+ A/D変換器+マイクロプロセッサのすべての機能がワンチップ上に搭載されたインテリジェントセンサである。1970年代半ばまでは温度検出用トランジスタや調整用抵抗素子が数個同一チップ上に搭載された単純なものであった¹⁵⁾。

1980年代に入り、複雑な温度補償回路や増幅器を同一チップ上に作り込んだ本格的なものが相次いで発表された^{16) 17)}。Fig. 15は温度補償回路、増幅器の他に周波数変換器を搭載しアナログーデジタル（周波数出力）の両出力を備えた集積化圧力センサである¹⁸⁾。周波数出力はA/D変換器なしでマイクロプロセッサに接続することができる利点がある。

Fig. 16は拡散リード方式を採用し、さらにゼロ点調整、温度補償に用いるSiCr系薄膜トリミング抵抗素子を同一チップ上に集積したワンチップ圧力センサを示す¹⁹⁾。Fig. 14に示す第1ステップではあるが外付け部品を必要としない量産を目的に開発されたものである。

第2ステップおよび第3ステップに示す高度システムのモノリシック化が集積化の方向とされていたが、プロセステクノロジーの異なる複数のデバイスをモノリシック集積する場合、本来の性能を犠牲にするのみでなくコスト高となることは否めない。2000年代以降、実装技術の開発・進展が目覚ましく、システムオンチップ（SOC: system on chip）あるいはシステムインパッケージ（SiP: system in package）などの高集積実装技術が実用化され、この方向にシフトしているのが実情である。

集積化の他の発展方向として、同一特性のセンサ素子をアレイ状に並べ2次元情報を得るセンサの開発も進められている。その1例として圧力イメージセンサを紹介する^{20) 21)}。

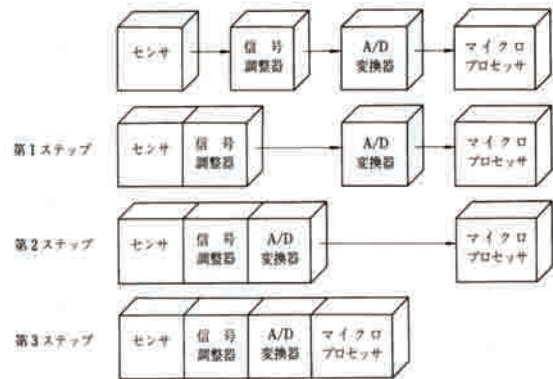
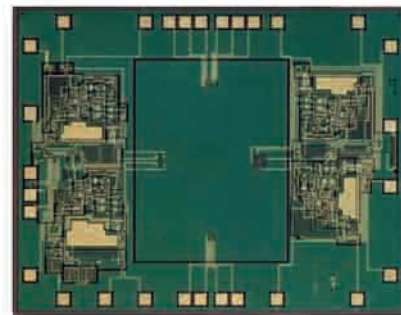
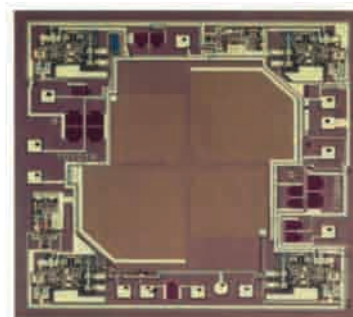


Fig. 14 Development process of integrated sensors



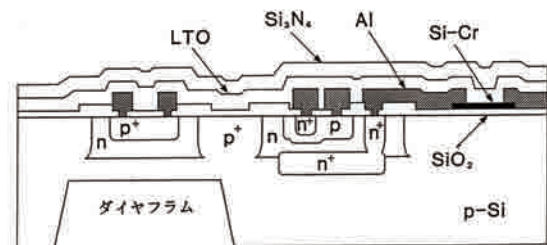
3.8mm x 3mm

Fig. 15 Integrated pressure sensor with amplifiers, temperature compensation circuits and frequency converter (1983)¹⁸⁾



3mm x 3mm

(a)



(b)

Fig. 16 One-chip integrated pressure sensor with trimming resistors. Sensor chip photograph (a) and cross section (b) (1989)¹⁹⁾

Fig. 17は圧力イメージセンサの検出ユニットの断面構造を示す。100 μm 角のマイクロダイヤモンド¹⁴⁾が片面処理技術によってそれぞれ検出ユニット内に形成されている。検出ユニットは2次元アレイに配置されている。Fig. 18にアレイ部の等価回路を示す。マイクロダイヤモンド上には4個のポリシリコンピエゾ抵抗素子がフルブリッジに構成されている。それぞれの検出ユニットにはCMOSアナログスイッチ、NMOS電源スイッチおよびCMOSロジック回路が含まれている。検出ユニットは250 μm 間隔で32 \times 32のマトリクスアレイに配置・構成され、アレイの周辺にCMOS信号処理回路が形成されている。Fig. 19に32 \times 32圧力イメージセンサのチップ写真を示す。チップ寸法は10mm \times 10mmである。Fig. 20に32 \times 32圧力イメージセンサのブロック図を示す。タイミング回路、10bitカウンタ、Xデコーダ、Yデコーダ、シリアル/ランダム選択回路、トリガ回路、電圧増幅器およびインターフェイス回路が

センサアレイの周辺に作り込まれている。圧力感度は約100mV/(g/mm²)が得られている。クロック周波数は4MHz、スキャンはクロックと非同期で動作可能である。600kHzのスキャンパルスを与えると、1フレームの読み出し時間は約16msとなる。Fig. 21に出力表示例を示す。M3小ネジの頭にセンサを押し付けた結果である。

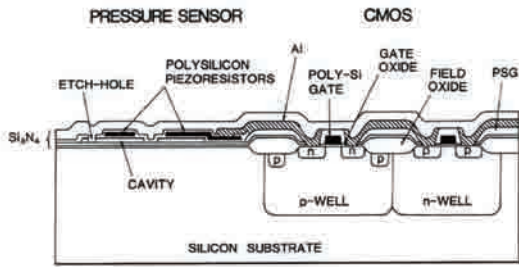


Fig. 17 Cross-sectional structure of a detection unit of the pressure image sensor (1987)^{20) 21)}

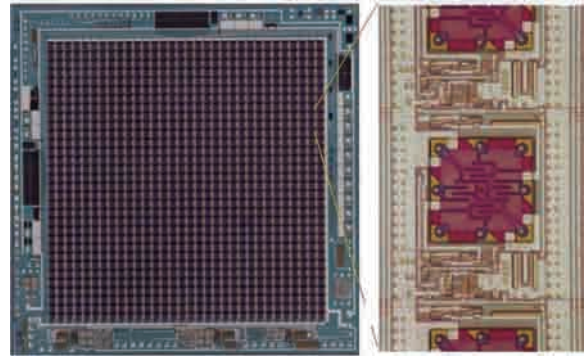


Fig. 19 Photo of 32 \times 32 pressure image sensor chip (1987)^{20) 21)}

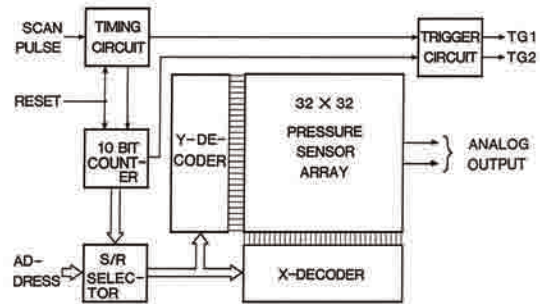


Fig. 20 Block diagram of the 32 \times 32 pressure image sensor²¹⁾

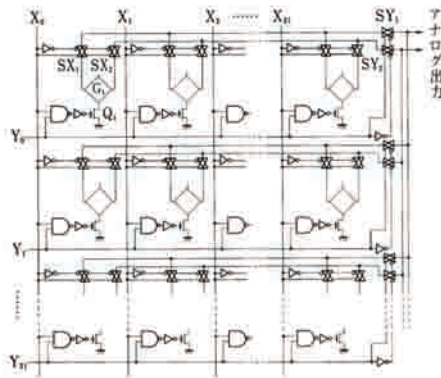


Fig. 18 Equivalent circuit of the pressure sensor array²¹⁾

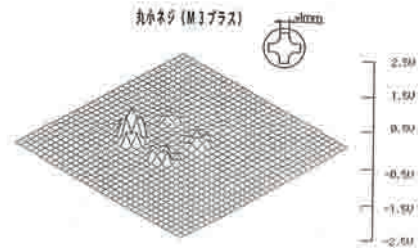


Fig. 21 An example of output image of 32 \times 32 pressure image sensor²¹⁾

9. おわりに

半導体圧力センサの技術進展の道のりを遡って眺めてみた。今日では成熟した標準的技術として広く普及しているが、ここに至るまで50年の歴史があることを改めて振り返ることができた。半導体圧力センサの技術進展の推進力となっているのは言うまでもなく第一に半導体・IC製造技術の革新であり、広義には半導体センサもICの一部に属していると言える。第二には半導体の三次元加工技術の革新であると言える。現在、マイクロマシニングと言われている技術は、初期においてはウエットエッチング、ダイヤモンドブレードカッター、ラッピング技術などを駆使してGeやSiを加工していた。受圧ダイヤモンドの加工をとっても、弗・硝酸エッチング→異方性エッチング→pn接合エッチストップ→SOIウエハの普及→ICP-RIEとめざましい技術進展が成された。その間、陽極接合や直接接合など種々の接合技術もまた普及した。

半導体圧力センサの集積化技術はおよそ30年の歴史となる。バイポーラ型からCMOS型に、また、電子回路はアナログからデジタルへと進展し大容量のメモリーも自由に使えるようになり、高度な電子回路システムがブラックボックスとしてプラグイン方式で利用できる時代となった。まさに、作る技術の開発から使う技術の開発へ移行してきた。

これから将来の半導体センサへの期待はますます高まると考える。これまでの技術進展のモチベーションは人間の五感を基本にそれを倣い補完する概念が主流であったと考える。今後は、大災害を含めた地球的規模の課題解決やエネルギー問題への対応が人類の大きな命題であり、そのため人間にはできない極限環境での計測を可能とするセンサの開発が期待されている。センサ材料の探索を含め今後のセンサ技術の開発課題は大きく広がっており、期待されている。

<参考文献>

- 1) 知久, 五十嵐, 半導体歪計による二, 三の計測, 自動車技術, vol. 18, No. 9 (1964) pp.707-711.
- 2) (planar technology), 1959年にフェアチャイルドのロバート・ノイス (Robert Norton Noyce) が出願した特許. シリコン基板上面を酸化させ, フォトリソグラフィにより決められた位置の酸化膜を除去し, この位置に不純物拡散を行うといったプロセスを繰り返して集積回路を作り上げてい

く技術.

- 3) 杉山, 早川, 中村, 拡散型圧力計, 第13回自動制御連合講演会予稿集, 1970年10月16日 (1970) pp. 333-334.
- 4) 中村, 杉山, Siのピエゾ抵抗効果の結晶異方性, 応用物理, Vol. 45, No. 2 (1976) pp.179-182.
- 5) S. Sugiyama, M. Takigawa, I. Igarashi, Integrated Piezoresistive Pressure Sensor With Both Voltage and Frequency Output, Sensors and Actuators, Vol. 4 (1983) pp. 113-120.
- 6) Y. Linden et. Al., Fabrication of Three dimensional silicon structures by means of doping-selective etching (DSE), Sensors and Actuators, 16 (1989) pp. 76-82.
- 7) ボッシュプロセス (Bosch process) は, ドイツのロバート・ボッシュ社のフランツ・レルマー (Franz Lärmer) とA・シルプ (A. Schilp) によって1992年に開発されたシリコンの深掘りエッチング技術.
- 8) 五十嵐, 中村, 杉山, 半導体機械—電気変換装置における半導体起歪板の製造方法, 特公昭52-42517, 登録912443.
- 9) 中村, 杉山, 早川, 五十嵐, シリコンのピエゾ抵抗効果を利用した圧力計, 電子通信学会技術研究報告, SSD 75-54 (1975) pp. 57-66.
- 10) 早川, 中村, 杉山, 機械—電気変換器, 特公昭57-58791, 登録1168828.
- 11) 早川, 中村, 杉山, 自己温度補償型半導体圧力計非破壊検査, Vol. 25, No. 2 (1976) pp. 132-133.
- 12) S. Sugiyama, M. Takigawa & I. Igarashi, Operation Temperature Limit of Silicon Pressure Sensor with Diffused Piezoresistors, Proc. of the 4th Sensor Symposium, IEEJ, May 31 (1984) pp.231-236.
- 13) S. Sugiyama, T. Suzuki, K. Kawahata, K. Shimaoka, M. Takigawa & I. Igarashi, Micro-Diaphragm Pressure Sensor, Proc. of the Int. Electron Devices Meeting (IEDM'86), Los Angeles, pp.184-187, Dec. 7-10 (1986) pp.184-187.
- 14) S. Sugiyama, K. Shimaoka & O. Tabata, Surface-Micromachined Microdiaphragm Pressure Sensors, Sensors and Materials, Vol.4, No.5 (1993) pp.265-275.

- 15) ナショナルセミコンダクタ社, カタログ (1974年版)
- 16) R.E. Bicking, R. L. Johnson and D. B. Wamstand, Proc. SAE, Meeting, SAE-810376 (1981) p.9.
- 17) K. Yamada, M. Nishihara, R. Kanzsawa and R. Kobayashi, Sensors and Actuators, Vol. 4, No. 1 (1983) P.63-68.
- 18) S. Sugiyama, M. Takigawa & I. Igarashi, Integrated Piezoresistive Pressure Sensor with Both Voltage and Frequency Output, Sensors and Actuators, Elsevier, Vol.4 (1983) pp.113-120.
- 19) 杉山, 山下, 船橋, 島岡, 瀧川, 五十嵐, ワンチップ集積化圧力センサ, 電気学会論文誌 C, Vol.109-C, No.12 (1989) pp.855-861.
- 20) S. Sugiyama, K. Kawahata, M. Abe, H. Funabashi & I. Igarashi, High-Resolution Silicon Pressure Imager with CMOS Processing Circuits, Tech. Digest of the 4th Int. Conf. on Solid-State Sensors and Actuators (Transducers'87), Tokyo, June 2-5 (1987) pp.444-447.
- 21) 杉山, 川畑, 船橋, 瀧川, 五十嵐, CMOS 処理回路を内蔵した 32×32 (1k) 圧力センサアレー, 電子情報通信学会論文誌 C, Vol.J74-C-II No.5 (1991) pp.411-420

<著 者>



杉山 進
(すぎやま すすむ)
立命館大学 立命館グローバル・イノベーション研究機構 教授

1970年 名城大学理工学部電気工学卒. 工学博士.
現在, 立命館大学 立命館グローバル・イノベーション研究機構 教授. 主としてマイクロ・ナノマシン, センサ, 集積電子機械システムの研究に従事. 2004年平成16年度文部科学大臣賞 (研究功績者), 2008年MHS2008 (IEEE) 最優秀論文賞, 2012年電気学会業績賞など受賞. 電気学会フェロー.