

特集 SiC半導体ウエハの加工技術*

Processing Engineering of the SiC Semiconductor Wafer

長屋 正武 Masatake NAGAYA
 貴堂 高德 Takanori KIDO
 河田 研治 Kenji KAWATA
 平野 真也 Shinya HIRANO
 加藤 智久 Tomohisa KATO

SiC (Silicon Carbide) has been attracting the considerable attention that it will become the main power semiconductor material in next generation. The reason of it is that SiC has a superior low-power-consumption characteristic compared to that of the conventional material (Si: Silicon), and its widespread application is expected to lead to the realization of the low-carbon society and the promotion of the green innovation. However, for the widespread use of it, SiC is facing severe problems that the wafers can be mainly produced by using only a small 4-inch wafer fabrication line in the industries because the extremely high hardness of SiC material makes difficult to handle in the wafer process. Accordingly, it results in poor throughput and high cost of SiC wafers.

To solve the problems as a member of the National Project, we have developed each elemental technology of lapping, grinding, polishing, etc. one by one, and established an integrated large 6-inch SiC wafer fabrication line by connecting the developed elemental technologies. Consequently, by applying the newly developed recipes, our established line has successively achieved the drastic reduction of both processing time and cost, and the production of wafers with superior quality surface for the subsequent epitaxial-growth process. Moreover, our developed recipes and line demonstrate the industry-leading performance and are expected to be used for the mass production line.

Key words : SiC (Silicon Carbide), Processing technique, Wafer production engineering

1. はじめに

我々の生活に必要な発電から消費に至るまでの電力フローにおいて、Fig. 1に示すように、パワー半導体を利用してエネルギーをハンドリングする技術として、電力変換・制御（直流・交流変換、周波数制御等）があらゆるフェーズで行われている。ハイブリッド自動車の普及など、エネルギー消費の中で電力の有効利用が高まる今後の社会において、パワー半導体の低損失化、高性能化による電力損失の低減は低炭素社会の実現、グリーンイノベーションの促進に向け極めて重要なテーマである。現在、パワー半導体は主にSi（シ

リコン）が使用されているが、Si半導体の1/100以下の電力損失、数kVの高耐圧性など、パワー半導体として優れた性能を示すと期待される新材料SiC（炭化ケイ素）の実用化が期待されている。そこで、平成22～26年度の5ヶ年計画で「低炭素社会を実現する新材料パワー半導体プロジェクト」が立ち上がり、産学官連携組織として「技術研究組合 次世代パワーエレクトロニクス研究開発機構：FUPET」が発足した。ここでは、材料（ウエハ）からデバイスおよび実装技術までの開発が、産業技術総合研究所（つくば）の集中拠点において進められ、テーマの中に、パワー半導体を作り込む基板となる「大口径SiCウエハ加工技術開

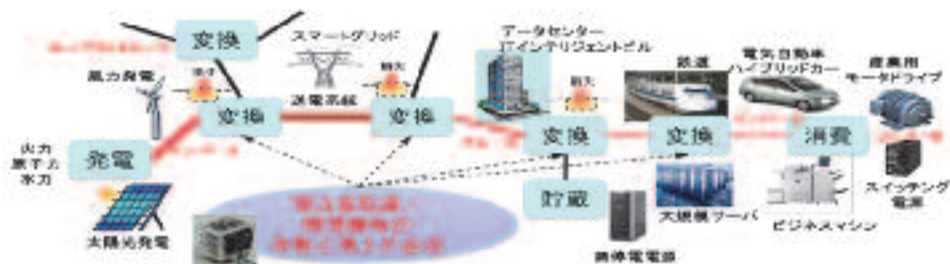


Fig. 1 Eelectric-energy flow and power electronics

*2014年7月31日 原稿受領

計測・分析

発」が取り上げられた。本稿では、当社が本プロジェクトに参画することにより得られた成果について報告する¹⁾。

2. SiCウェハ加工技術開発における期待

SiC半導体のベースとなるSiC単結晶は、2000℃以上の高温下で原料を昇華させて結晶の塊であるインゴットが人工的に作られる。材料物性は、ダイヤモンドの次に硬いとされ、研磨材にも利用されるほどの高硬度かつ化学的、熱的に安定なことにあわせ、結晶の方位、方向を持つため、ぜい（脆）性材料特有の劈開性も併せ持つ非常に加工が困難な材料である。その材料の表面に半導体を作り込むには、単結晶インゴットから切断し研磨（ラッピング）、研削などを経て最終的には無歪加工が実現できる化学的機械研磨すなわちCMP（Chemical Mechanical Polishing）によって、原子レベルに平滑な表面に仕上げることが求められる。プロジェクト開始当時のSiCウェハの主流は大きさが直径3~4インチであった。当時、Fig. 2に示すように、切断から仕上げ研磨（CMP）までに要するウェハ化の時間は一般的に12時間以上必要で、ウェハ価格の1/3は加工コストが占めるとされた。仮にその加工技術を6インチ大口径ウェハの加工に適用した場合を想定すると、実に50時間以上（2日以上）の実加工時間が必要と試算された。その理由として、SiCはシリコン、GaAs（ガリウム砒素）と比べて、Fig. 3に示すように、ヌープ硬度が2~3倍程度大きいため²⁾、SiCバルク単結晶から切断加工、研磨加工を経てウェハ化する場合、真っ直ぐに切れない、加工面が荒れやすい、短時間に加工できない、早く加工しようとすると加工ダメージが残りやすい、ダイヤ砥粒が必須で材料損失はもちろん、加工する装置や工具にコストがかかる等、量産化の障害となる課題が山積であった。また、パワー半導体デバイスのような大きな素子サイズで生産性を大幅に向上させるには、6インチウェハへの口径拡大が必須で、加工の仕事負荷量は体積除去量に比例するため、ウェハの径が大きくなるに従い直径の二乗で加工負荷が増大し加工は困難を極める。したがって、SiCウェハの大口径化が求められている中、ウェハ加工プロセスの改善はとりわけ重要な課題の一つであった。そこで、本プロジェクトで求められた技術的課題は、劇的に加工時間を早くし産業的に利用価値のあるウェハ製造手法を提案することであった。



Fig. 2 SiC wafer fabrication process and problems

半導体材料	ヌープ硬度 (kg/mm ²)	結合エネルギー (kJ/mol)
SiC	2480	451.5
Si	1100-1400	326.8±10.0
GaAs	750	209.6±1.2

出典：W. Qian et al. / *Electrochem. Soc.*, 142, 12 (1995) 4290

Fig. 3 Comparison of various types of semiconductor material in terms of Knoop hardness and binding energy

3. プロジェクトの目標

半導体ウェハの加工技術に求められる必要条件としては、①厚みバラツキが小さく平坦であること、②反りが小さいこと、③加工変質層などの残留ダメージ（潜傷）がないこと、④仕上り面が原子レベルに平坦であること、などがあげられる。それらを克服し、後工程のエピ（成膜）プロセスやデバイス（半導体形成）プロセスで使える形状精度および表面清浄性が確保されている必要がある。そこで、本開発項目「大口径SiCウェハ加工技術開発」では、工業的に使いやすく簡便な工程で短時間に仕上げる加工プロセスとして6インチウェハに対応した高精度、高速及び低コストな実用的加工技術を開発することを目的とした。具体的には、各要素プロセス（切断、研削、研磨、CMP等）の開発と性能検証を進めながら、そのデータを基にウェハ加工をトータルで繋ぐ一貫プロセスの確立を目指した。各要素プロセス毎の課題はFig. 4に示すとおりである。目標値は、6インチウェハ対応の一貫プロセスとして処理時間を従来技術の約1/2の1日（24hr）以内にインゴットからCMPまでの処理工程が完了するレベルを最終目標とした。そのときの加工表面の仕上げレベルは、原子フラットを達成する表面粗さ（Rms：0.1nm@2μm×2μm）である³⁾。以下に、本研究開発テーマにおける具体的な研究開発成果を示す。

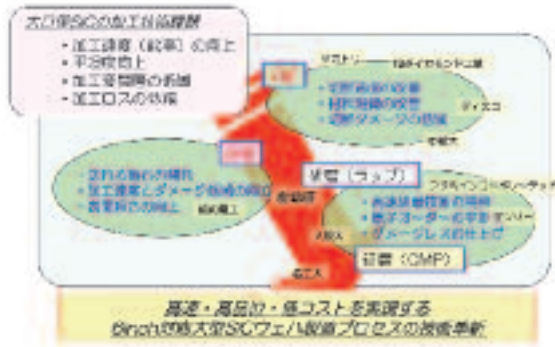


Fig. 4 Developmental problems of processing technique

4. 開発した要素技術

ここでは、インゴットから切り出されたウェハを研削・研磨加工する工程について詳述する。ラッピング加工は、液中に分散された砥粒を定盤に吹き付け、砥粒がワークに押し当てられた加圧によって加工が進行する遊離砥粒加工の一種で圧力転写原理による加工法である。その加工方式は、片面研磨と両面同時に行う両面研磨があり、複数枚を同時に加工できるという特徴を持つ。SiCを加工する場合、一般的に10 μ m以下のダイヤモンド砥粒を用いて行われるため、加工速度が遅く長時間加工となりコスト高になることが課題であった。そこで、ラッピングの基本特性から砥粒1個当たりの仕事量を増やすため、Fig. 5に示すように、大粒径砥粒を使った新しい領域での研磨加工に着眼し、安価なB₄C砥粒でダイヤモンド砥粒と同等の高効率ラッピングができることを新規に見出した。しかも、Fig. 6に示す、加工面はダイヤモンド加工の様な筋状の深い破碎層はなく、一様な梨地面になることを明らかにした。この結果から、切断後のうねりを速やかに両面ラッピングによって平坦化する工程に適用することを提案し有効性を実証した⁴⁾。汎用的なラップ盤で、大口径SiCウェハが加工可能となる条件を見出したことは、技術普及に対するインパクトの高い成果であると言える。次に、固定砥粒加工である研削加工は、ダイヤモンド砥粒が結合剤によって固定された砥石が、カップホイール型の円形状に配置され、スピンドルを高速回転させ、回転するワークに一定速度で押し当て運動転写原理によって加工が進行する方法である。SiCを加工した場合の特性を把握するため、加工能率と加工変質層深さの関係をベンチマークした。その評価は、研削した加工面を研磨し、平坦化するまでの除去量から加工歪み深さを見積もるステップポリッシュ法によ

って調査した結果をFig. 7に示す。砥石とボンドの組み合わせによって固定されたダイヤモンド砥粒が大きくなると特異的なクラックが発生することがわかりSiCウェハの加工では、加工変質層の深さを減らすには#2000以下の砥石を使用することが望ましいことが判った。また、高剛性研削盤をベースにして最適な砥石として粗加工は#4000、仕上げ加工は、#8000を組み合わせることにより鏡面研削を実現した⁵⁾。加工中の切削液を回収し、液中の砥粒切れ刃の状態を確認したところ、Fig. 8に示すように、せん断型切り屑に加え、流線形の流れ型切り屑が確認され、極めて小さな結晶の破壊が連続的に進行し、加工負荷が適正化され非常に小さな切削モードで加工されていることを示唆する⁶⁾。仕上げ研削の#8000では、加工表面からの加工変質層深さは、僅か0.5 μ mであったことから、実切入み深さは、砥石に埋め込まれたダイヤモンド粒径と同じ程度に制御できているといえる。本プロジェクトでは、CMP前加工に適用し、加工時間の短縮とウェハの平坦度（Total thickness variation：以下TTVと略す）等の形状精度向上を実現した。最終仕上げ工程であるCMPは、研磨パッドにスラリーを掛け流し、定圧でウェハを押し付け、パッドとウェハを回転させることにより両者間に相対運動を発生させ、加工を進めるポリシング法の一つで、機械的な作用と化学的な作用を併用して研磨する加工方法である。種々の研磨パッドとスラリーの最適化等により、従来難しいとされてきたスクラッチフリー加工を実現するとともに、過剰な研磨負荷の下で潜傷が発生することを突き止め、研磨負荷を適正に制御することにより、触媒反応型コロイダルシリカスラリーによって、Fig. 9に示すように、無潜傷（スクラッチ、歪フリー）と目標の表面粗さを実現した⁷⁾。また、CMPの高速化は、Fig. 10に示すように、強酸化剤型スラリーと高速回転研磨機を組み合わせることで5 μ m/h以上の研磨能率を実現した。これは従来、触媒反応型コロイダルスラリーと100rpm程度の回転機構を持つ研磨機との組み合わせにおける能率に比べ、50倍の加工速度である。加工面の品質は、Rms \leq 0.1nmで共焦点微分干渉顕微鏡ではスクラッチの無いレベルであることを確認した。本プロジェクトでは、上記高速CMPを1次研磨、無潜傷CMPを仕上げ研磨に用いる2段階CMP工程を提案し、CMP時間30分以内を達成した⁸⁾。以上のように、本研究では大口径化に対応する新しいCMP技術として実用性の高い成果を創出できたと考える。



Fig. 5 Processing rate of various abrasives

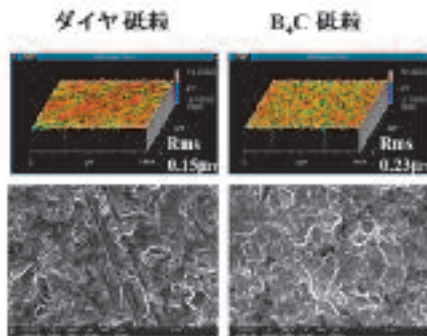


Fig. 6 State of lapped surface

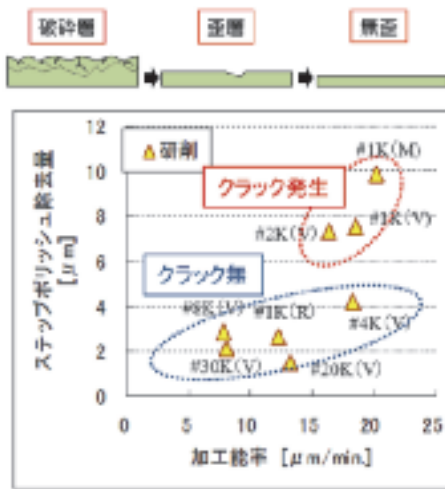


Fig. 7 Relation between processing efficiency and affected layer depth by grinding

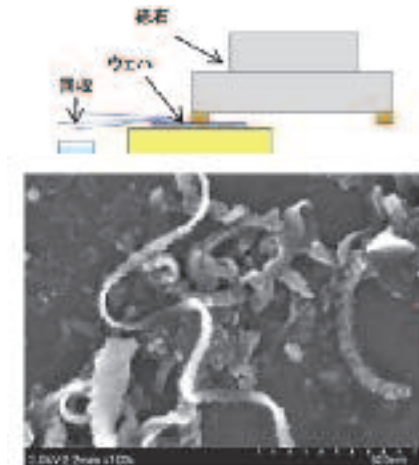


Fig. 8 SiC swarf by grinding



Fig. 9 Entire surface evaluation of wafer using confocal differential interference microscope (C-DIC) and surface roughness evaluation using AFM

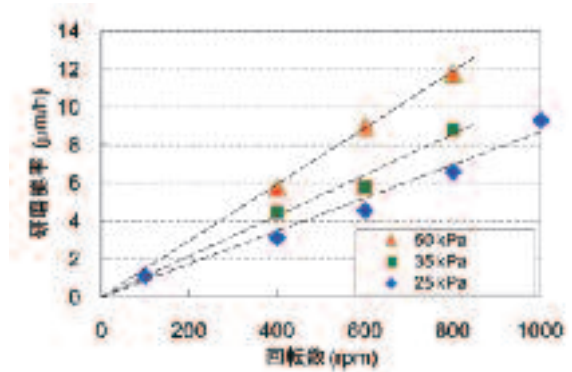


Fig. 10 Relation between polishing efficiency and revolution speed by load

5. 要素技術を組み合わせた一貫加工プロセスの検証

本プロジェクトで構築した一貫加工プロセスの推奨レシピをFig. 11に示す。実際に、6インチウェハを加工することにより一貫加工プロセスの加工技術レベルを把握するとともに、加工を終えたウェハを使ってエピ成膜試験を実施し加工面の品質を評価した。これまでの要素技術開発の成果から、高速・高品質加工が可能なB₄Cラッピング (砥粒径: 40 μm), 粗研削 (ダイヤモンド#4000), 仕上げ研削 (ダイヤモンド#8000), CMP (触媒反応型コロイダルシリカ) の組み合わせで検証した。各工程の加工変質層深さはステップポリッシュ法や断面TEM, 断面ラマンなどによって評価した結果から、Fig. 12に示すように、その厚さを事前に見積もり、それを次の工程の除去量と設定した。また、両面ラップ以降の研削およびCMPの工程は、ウェハの表裏を片面ずつ交互に行う工程であるため、工程が進むごとにトワイマン効果による反りの変動が変動する。6インチ加工の場合、小口径のウェハより反りのモーメントは大きくなるため、塑性変形を起こした場合、エピ膜成長時に結晶欠陥密度が増大することが懸念される。そこで、

Fig. 13に示すように、プロセス中の反り変動を加工実験時に併せて評価した。最初のプロセスとなる大粒径B₄C砥粒による両面ラップでは、加工変質層の深さは9 μ m以下と見積もられており、ラッピング完了時の反り値は35 μ m程度を示した。しかし、その次の工程の粗研削(#4000)によって、裏側の面((000-1)：以下C面と略す)だけ加工したところ、加工変質層深さのバランスが変わるためウェハの反りは大きく変化し、342.6 μ mと本工程で最大の反り値を示した。このとき、C面の加工変質層深さは9 μ m程度から2.5 μ m程度に減っている状態と考えられる。しかしその後、表側の面((0001)：以下Si面と略す)も同様に粗研削を実施すると反り値は、54 μ mを示し加工変質層深さのバランスが取れると反りが戻る傾向にあることを示している。工程が進むにつれて加工変質層深さが浅くなり反り値の変動も徐々に小さくなっていき、最終的には、Fig. 14に示すように、CMPが完了した時点で、TTV=1.5 μ m、反り=11 μ mとなった⁹⁾。以上のように、本加工プロセスで仕上げたウェハ表面に残る欠陥や凹凸、反りやTTVなどが示す平坦度は充分な精度を示したが、加工中に発生した大きな反り変動が結晶欠陥を増やしている可能性もある。そこで、本一貫加工プロセスを使って作製したウェハでエピ成膜試験を行い、エピレディ面としての検証を進めた。検証は、一貫加工プロセスを使って作製した6インチウェハに、実際にエピ膜を成長させ形状精度と表面品質を評価した。これまでの知見から、エピ膜成長時に温度分布による面内歪みが発生すると、エピ膜と基板表面間に界面転位(Interface Dislocation)が発生し転位密度が増える現象が見られることが判っている。その様子を調べるため、エピ膜のエッチピットを観察したところ、市販のウェハに比べ、本研究で加工を行ったウェハ上にはエピ中の界面転位の発生がなく、積層欠陥(Stacking

Fault)の発生も抑えられることが分かった。その結果をFig. 15に示す。特に界面転位の密度は0(ゼロ)を示しており、これまでにない品質を示した。一方、この結果から、ウェハの加工中に発生する反り変動は塑性変形による転位増加を来しておらず、反り変動は弾性変形のみで、結晶欠陥を増やすまでには至っていないことも判明した。Fig. 16は、表面の微構造を(共焦点微分干渉顕微鏡)で観察した結果である。プロジェクトで構築したレシピで加工を施したウェハはエピ面の荒れも少なく、良好な成長が行われたことを示している。したがって、本加工は、ウェハの形状、表面状態とも良好に加工が施され、6インチエピ成長にとっても最良な品質を維持できるウェハを提供できることが示された¹⁰⁾。

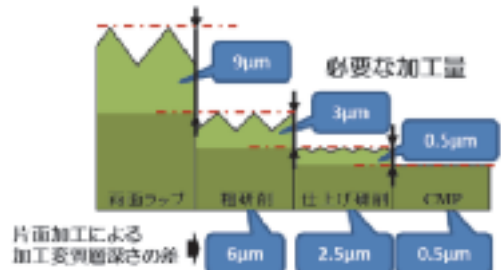


Fig. 12 Quantity of each processing process required to constitute integrated manufacturing process

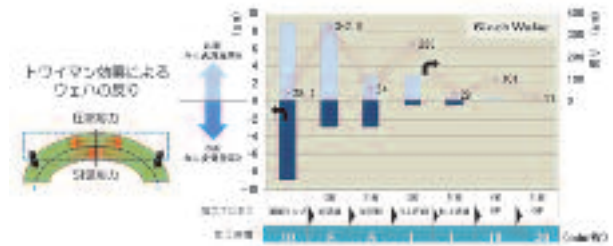


Fig. 13 Change of SORI in integrated manufacturing process by Tryman effect

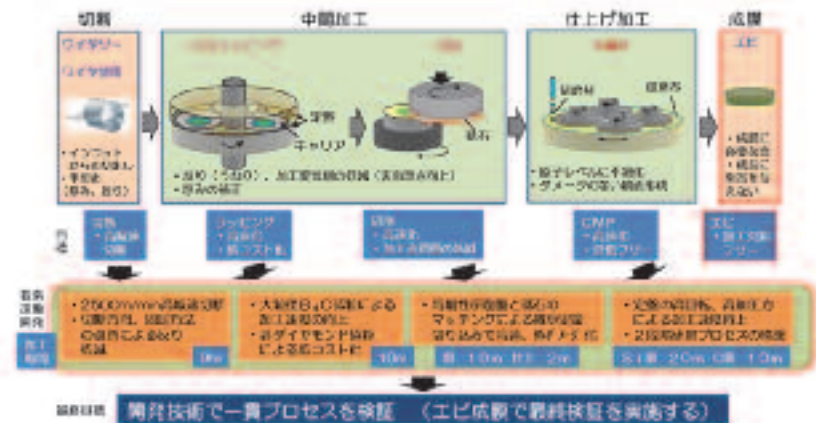


Fig. 11 Proposed line configuration of high-grade and high speed integrated manufacturing process flow

計測・分析

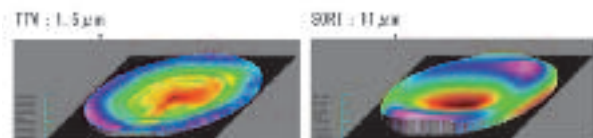


Fig. 14 Deformation state (left: chucked, right: unchucked) of 6-inch wafer before epitaxial growth in integrated manufacturing process

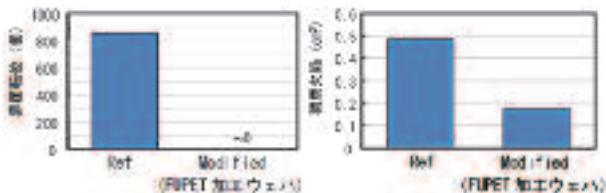


Fig. 15 Density evaluation of interface dislocation and stacking fault after epitaxial growth on each 6-inch wafer commercialized or processed using developed recipes

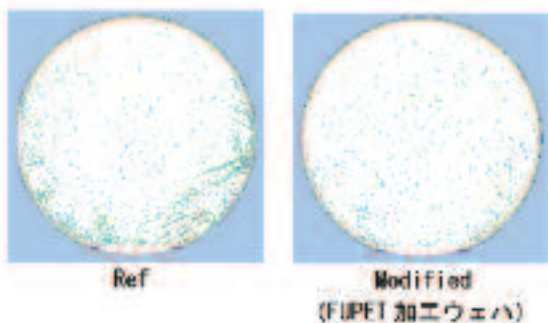


Fig. 16 Evaluation of surface microstructure and defect on each of epitaxial layers using C-DIC (SICA)

6. 開発した要素技術

開発した一貫加工プロセスは、加工能率、加工精度、加工品位のいずれも市販以上のクオリティーを維持し、6インチSiCウェハにおいて世界最高レベルの加工工程を構築できたと言える。6インチウェハの一貫加工プロセス時間（切断からCMPまで）の目標値である24時間以内を達成し、最短で9.5時間（切断以降は、1時間以内）の加工時間で完了できることを確認した。これらの成果は実工程に対応する品質と利便性、低コスト性を併せ持つ成果であり、他機関を遥かに凌駕する結果と確信している。今後の事業化促進に役立つことを期待している。

謝辞

本研究は、経済産業省、及び（独）新エネルギー・産業技術総合開発機構より委託された「低炭素社会を

実現する新材料パワー半導体プロジェクト」の成果である。

<参考文献>

- 1) 国立研究開発法人 新エネルギー・産業技術総合開発機構
「低炭素社会を実現する新材料パワー半導体プロジェクト」事業原簿（公開）平成27年6月
- 2) W. Quan et al. : Characterization of polishing-related surface damage in 0001 silicon carbide substrates, J. Electrochem. Soc. 142, 12 (1995) 4290.
- 3) 加藤智久：NEDOプロ「低炭素社会を実現する新材料パワー半導体プロジェクト」での大口径SiCウェハ加工技術開発，精密工学会誌，Vol.80, No.1 (2014) 18.
- 4) 長屋正武ら：B₄C砥粒によるSiCウェハのラッピング加工特性
2014年度 精密工学会秋季大会学術講演会
- 5) 貴堂高德ら：150mm 径 4H-SiC 単結晶ウェハの高精度低ダメージ研削加工技術開発
先進パワー半導体分科会 第1回講演会 (2014)
- 6) 金澤雅喜：SiCウェハ研削加工技術，
先端加工ネットワーク第2回産官学連携研究開発講演会資料 (2013) .
- 7) 河田研治ら：大口径SiCウェハ加工におけるCMPの課題と解決へのアプローチ
SiC及び関連ワイドギャップ半導体研究第21回講演会 (2012) P-17, 62.
- 8) 平野真也ら：SiC対応高速CMPプロセスの検討
先進パワー半導体分科会 第1回講演会 (2014)
- 9) 長屋正武ら：SiCウェハ加工プロセスにおけるトワイマン効果
先進パワー半導体分科会 第1回講演会 (2014)
- 10) 長屋正武：SiCウェハの精密研削・研磨技術
～大口径SiCウェハの高精度ダメージフリー加工～
砥粒加工学会 次世代固定砥粒加工プロセス専門委員会 第61回研究会 (2015)

<著者>



長屋 正武
(ながや まさたけ)
基礎研究所 基礎研究1部
SiC特定開発室
半導体ウェハ加工の要素技術
開発に従事



貴堂 高德
(きどう たかのり)
昭和電工株式会社 事業開発
センター パワー半導体プロ
ジェクト 彦根ユニット
パワー半導体基板の加工に従事



河田 研治
(かわた けんじ)
国立研究開発法人 産業技術
総合研究所
先進パワーエレクトロニクス
研究センター
招聘研究員 工学博士
研磨加工, 半導体基板加工の
研究に従事



平野 真也
(ひらの しんや)
株式会社フジミインコーポレー
テッド シリコン開発部
半導体新規事業課 博士(理学)
SiCなどの化合物半導体用スラ
リーの開発に従事



加藤 智久
(かとう ともひさ)
国立研究開発法人 産業技術
総合研究所
先進パワーエレクトロニクス
研究センター
ウェハプロセスチーム長
博士(工学)
SiCバルク単結晶成長技術,
SiCウェハ加工技術